

文章编号: 1001-5078(2004)06-0460-04

# 逐行复位快闪式 CMOS 焦平面读出电路的测试方法

高峻<sup>1</sup>, 陈中建<sup>1</sup>, 鲁文高<sup>1</sup>, 吉利久<sup>1</sup>, 赵建忠<sup>2</sup>, 董硕<sup>2</sup>

(1. 北京大学微电子研究院, 北京 100871; 2. 华北光电技术研究所, 北京 100015)

**摘要:**介绍了一种逐行复位快闪 CMOS 焦平面读出电路的测试方法及测试结果。该电路基于电荷转移原理, 采用逐行复位方式。基于测试考虑, 设计了模拟光电流的测试管, 和可调节的工作时序。设计了一种新的测试方法测量出了内部寄生参量。除此以外对电路的其他重要参数进行了详细测量。

**关键词:**焦平面; 读出电路; 测试方法

**中图分类号:** TN46 **文献标识码:** A

## Testing Method of Reset Row by-row Snapshot Charge Amplifier CMOS Readout IC for Focal Plane Array

GAO Jun<sup>1</sup>, CHEN Zhong-jian<sup>1</sup>, LU Wen-gao<sup>1</sup>, JI Li-jiu<sup>1</sup>, ZHAO Jian-zhong<sup>2</sup>, DONG Shuo<sup>2</sup>

(1. Institute of Microelectronics, Peking University, Beijing 100871;

2. North China Research Institute of Electro-optics, Beijing 100015, China)

**Abstract:** The testing method and measurement results of RRSCA (Reset Row-by-row Charge Amplifier) are presented in this paper. That circuit works based on charge transfer principle and resets row by row. For testing, test MOSFETs are inserted for testing to simulate the photo current, and the circuit timing can be adjusted to change the work mode. A novel testing method is introduced for measuring the inner parasitic parameters. The other important parameters are also measured.

**Key words:** FPA; readout IC; testing method

### 1 引言

焦平面读出电路是红外系统的一个重要组成部分。它的功能是对探测器的信号加以放大和读出, 送入下一级处理电路。目前读出电路常用的体系结构包括开关源跟随 (switched follower), 列总线分割 (column bus partition), 直接电荷注入 (Direct-injection Charge Amplifier, DCA) 等<sup>[1-4]</sup>。其中基于电荷转移原理的 DCA 结构采用运算放大器的虚地特点抑制总线电容的影响, 因此很适合于大规模读出电路的设计<sup>[4]</sup>。在此基础上设计了一种改进的逐行复位读出方式的焦平面读出电路 RRSCA (Reset Row-by-row Snapshot Charge Amplifier)。逐行复位减轻了复位线

的电流变化, 有利于减轻干扰。同时复位管不位于像素内增加了像素的电荷存储容量, 不同行像素的读出时间也更趋于一致<sup>[5]</sup>。但是采用 RRSCA 结构, 总线电容会对输出产生影响。

模拟电路的常用电路测试方法只能得到输入和输出的关系, 内部节点无法观测。如果使用给内部

基金项目: 电子预先研究项目支持 (41308020102)。

作者简介: 高峻 (1978 - ), 男, 2000 年获北京大学微电子学学士学位, 目前在北京大学微电子系攻读博士学位 (硕博连读), 研究领域包括大规模数模混合集成电路设计。

收稿日期: 2004-03-26

节点加入压焊点的方法或者使用探针测试,又会改变电路本身的内部负载等状态,影响电路工作在 RRSCA 读出电路的设计和测试过程中,我们设计了一种新的测试方法,通过使电路工作在不同方式下,测量输出结果的差异,从而能够得到总线寄生电容的相对大小。

本文包括以下几部分内容,第 1 节对 RRSCA 电路的测试原理进行介绍,第 2 节对电路的测试方法进行讨论,最后给出电路的测试结果和总结。

### 2 电路测试原理

RRSCA 整个电路分为像素阵列,列读出级,输出缓冲,复位电路,控制信号产生几部分。整个帧周期被分为积分时间和读出时间两部分。读出时间由 130 个行周期组成。在每个行周期内选通一行像素,该行像素信号被并行转移到 130 个列读出级中,然后列读出级上的信号被依次送到输出缓冲中输出。当该列的信号被全部读出后,对相应像素和整个列读出级复位。图 1 给出了电路的示意图。

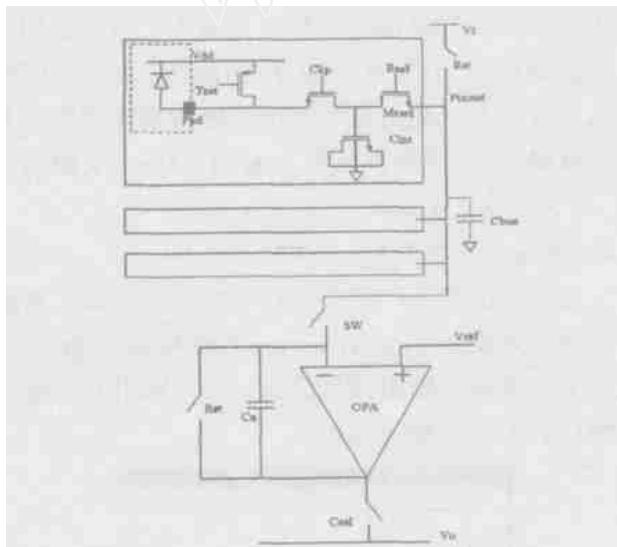


图 1 RRSCA 电路结构图

列总线的电容主要来自于和它连接的开关管 Msw 漏端对地电容以及它本身与衬底形成的寄生电容。

$$C_{bus} = n \cdot C_{drain} + A_{line} \cdot C_{line} \quad (1)$$

其中  $C_{drain}$  是 MOS 开关漏端的对地电容,  $n$  是总线上开关的数目,  $C_{line}$  是总线对地单位面积电容,  $A_{line}$  是总线的面积。在复位阶段,  $C_{bus}$  被充电到像素的复位电平  $V_r$ 。当下一列像素转移时,  $C_{bus}$  电位又被拉至

运算放大器的虚地点  $V_{ref}$ 。因此  $C_{bus}$  的多余电荷将被转移到  $C_a$  上,产生一个直流电压偏移。根据电荷守恒原理,可以得到输入和输出的关系为:

$$V_0 = (1 + \frac{C_{bus}}{C_a}) V_{ref} - (\frac{C_{int}}{C_a} + 1) V_r - \frac{I \cdot T_{int}}{C_a} \quad (2)$$

其中  $C_{int}$  是积分电容,  $C_a$  是放大器反馈电容。I 是积分光电流,  $T_{int}$  是积分时间的长短。可见  $C_{bus}$  并不影响输出的增益,但是会引入直流偏移。

### 3 测试方法

#### 3.1 电路特性的测量

在无探测器的情况下,通过在像素内部加入测试管,可以对信号电流加以仿真。虽然这样减小了像素的可用面积,但是提高了电路的可测试性。由于信号电流一般较小 (nA 量级) 因此测试管处于于亚阈值区,电流为<sup>[6]</sup>

$$I = I_0 \left( \frac{W}{L} \right) e^{\frac{V_{gs} - V_{th}}{nkT/q}} \quad (3)$$

其中  $I_0$ ,  $n$  是与工艺相关的常量,各个工艺厂家有所不同,  $k$  是波尔兹曼常数,  $T$  为温度,  $q$  为电子电量,  $V_{th}$  是阈值电压。由于存在工艺偏差,各个像素的测试管器件参数均有差异。由于  $V_{th}$  位于指数项,因此它的影响很大。

非线性定义为转移曲线与理想直线的最大偏差除以曲线的最大摆幅<sup>[7]</sup>。电路本身非线性的来源包括:像素内积分电容与电压的非线性关系,转移过程中开关管电荷注入与两端电压的非线性关系<sup>[7]</sup>。  $C_a$  由于采用双多晶硅电容,因此线性度很好<sup>[6]</sup>。考虑到积分电容的非线性,得到

$$V_0 = (1 + \frac{C_{int} V_{ref}}{C_a} + \frac{C_{bus} V_{ref}}{C_a}) V_{ref} - (\frac{C_{int} V_r}{C_a} + \frac{C_{bus} V_r}{C_a}) V_r - \frac{I \cdot T_{int}}{C_a} \quad (4)$$

工作时  $V_r$  和  $V_{ref}$  固定,积分电容的非线性并不影响输出结果。因此电路的线性度很好。由于不能直接得到栅压和输出的关系,可以利用输出电压与积分时间  $T_{int}$  的线性关系,从积分时间  $T_{int}$  与  $V_0$  关系求电路的非线性情况,积分时间的精度由晶振精度决定误差很小。

另一种测试方法是将积分时间变为零或者将注入管关断,改变像素复位电压  $V_r$  得到电路的传输特

性。这等效于公式(4)中令第三项等于零,改变 $V_r$ 。但是这种方法受电容的非线性效应影响。通过合理设计工作点,可以使进行积分的MOS电容 $C_{int}$ 工作在强反型状态,可以有效的避免积分电容引入的非线性,但是 $C_{bus}$ 电容中包含的非线性电容会体现出来。

不一致性可以分为同一行不同列之间的一致性和同一列不同行之间的一致性。积分电容的加工误差对两种不一致性都有影响,而运算放大器的失调电压 $V_{os}$ ,反馈电容的加工误差主要影响前者。我们采用设置固定的 $V_r, V_{ref}$ ,积分电流为零的办法对同行不同列输出不一致性进行测量。此时的输出为

$$V_0 = (1 + \frac{C_{bus}}{C_a}) (V_{ref} + V_{os}) - (\frac{C_{bus}}{C_a} + 1) V_r - \frac{I * T_{int}}{C_a} \quad (5)$$

其中 $V_{os}$ 是运算放大器的失调电压。根据统计学原理,输出的值应近似服从正态分布,因此可以定义不一致性为

$$\text{输出标准偏差} / \text{输出平均值} \quad (6)$$

这种方法没有考虑到 $C_a$ 的变化,因此测出的结果会稍微偏小。同列不同行的一致性非常小,可以不考虑。

### 3.2 电路内部参数的测量

公式(2)中的 $C_a$ ,直接影响到输出的直流水平,其中 $C_{bus}$ 主要来源于电路中的寄生电容,仿真模型给出的值并不精确,它的值仿真时无法完全确定,而 $C_{int}$ 和 $C_a$ 分别为MOS电容和双多晶硅电容,受工艺加工的影响,也无法做到良好的匹配性。为了了解实际电路中参数的大小,便于以后的设计优化,需要对其进行测量。

寄生电容 $C_{bus}$ 位于电路的内部,采用常用的改变电路输入观察输出的方法,寄生电容的影响会与其他参数共同作用于输出,因此无法单独提取出 $C_{bus}$ 的大小。在本设计中,各个控制信号可以进行一定的改变,因此适当的调整控制信号,对电路的某些模块加以屏蔽,从而达到改变输入节点的效果。

由公式(2),只要改变 $V_r$ 或者 $V_{ref}$ ,测量 $V_0$ ,对输出结果进行直线拟合,就可以得到 $\frac{C_{bus}}{C_a} + 1$ 的值。为了将其分离,将Rsel开关始终闭合。在这种情况下

$C_{bus}$ 被充电到 $V_r$ ,在下一行转移时像素内的电荷无法被转移到列读出极, $C_{bus}$ 被运算放大器钳制在虚地点。此时的输出变为

$$V_0 = (1 + \frac{C_{bus}}{C_a}) V_{ref} - V_r, \quad \frac{C_{bus}}{C_a} = \frac{V_0 - V_{ref}}{V_r - V_{ref}} \quad (7)$$

对 $V_{ref}$ 与 $V_0$ 或者 $V_r$ 与 $V_0$ 进行直线拟合,可以得到 $\frac{C_{bus}}{C_a} + 1$ 。而从公式(2)给出的关系中可以得到 $\frac{C_{bus}}{C_a}$ 。这种方法中忽略了 $V_{os}$ ,对电压的依赖关系,因此得到的是一个不同情况下电容的平均值。由于测量得到的电路非线性较小,因此可以忽略电容的变化。

## 4 测量结果与分析

### 4.1 测试环境的建立

芯片采用QFP塑料封装,采用表面贴方式焊接在PCB板上,再通过转接口连接到测试电路。常温和低温(液氮温度77K)下均进行了测试。测试驱动板提供可变的模拟电平和数字输入。波形使用数字示波器观测,电压使用数字电压计记录。其中部分测试在华北光电研究所和南京南瑞集团完成。如无特殊说明,测试条件为积分时间800 $\mu$ s,电源电压5V,时钟频率1MHz。

### 4.2 输出的定性观察

通过示波器可以观察到输出的波形。图2给出了示波器观测到的输出波形。其中横轴每格2 $\mu$ s,包含两个像素的输出,纵轴每格1V。输出的差异源于测试管工艺参数的变化。

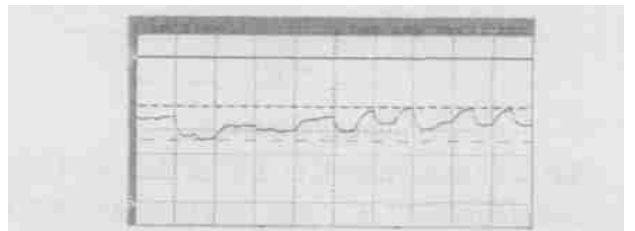


图2 示波器输出

在定性观察中,发现以下两个现象:1)在栅源电压较小时,输出的离散性不明显;较大时离散性明显。2)像素的输出电平逐行有总体升高的趋势。可以解释如下:电流的变化率正比于电流。当栅压增大时,电流增大,从而两个管子的 $V_{th}$ 的差异对电流的影响就加大。输出电压的大小间接反映了像素阈值电压的大小,因此现象2反映 $V_{th}$ 工艺梯度的变化。

### 4.3 测量结果的定量分析

1. 常温,无注入电流情况下,固定  $V_{ref} = 2.2V$ 。改变  $V_r$ ,观测  $V_0$ ,结果见图 3。由拟合系数 B 得到  $\beta = 2.65$ ,由拟合系数 A 得到  $\beta = 2.64$ ,两者有很好的 consistency。

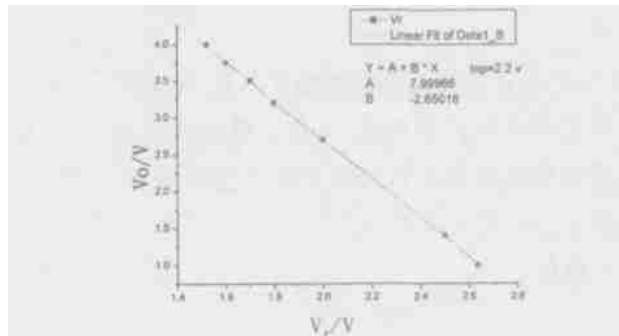


图 3  $V_r$  与  $V_0$  的关系

2. 常温下,  $R_{sel}$  恒断开。固定  $V_{ref} = 2.17V$ 。改变  $V_r$ ,观测  $V_0$ ,结果见图 4。由拟合系数 A 和 B 均得到  $\beta = 1.73$ 。从而求得  $\beta = 0.91 \sim 0.92$ 。

拟合系数的一致性表明该测量原理可靠。理论上  $\beta = 1$ 。但是由于两种电容类型不同,因此导致了匹配的差异。

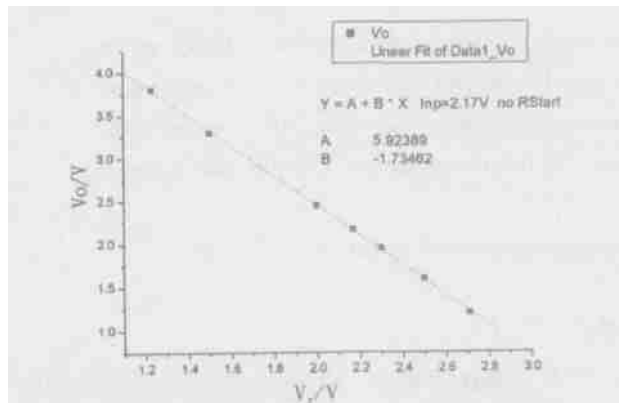


图 4  $V_r$  与  $V_0$  的关系 ( $R_{sel}$  恒断开)

对电路的低温性能也做了类似的测量,求得的  $\beta$  和  $\beta$  相同,表明在测量误差范围内电容随温度的变化不大。其他测量结果及芯片参数见表 1。

### 5 总结

本文介绍了一种采用 RRSCA 结构的  $130 \times 130$  CMOS 读出电路测试方法。使用这种测试方法,在不加探测器的情况下对电路本身进行了测试,得到了与电路性能相关的一系列数据,同时得到了电路内部寄生参数的重要信息,为电路的进一步优化

提供了数据支持。该测试方法的原理是调整电路的工作时序,在不影响电路的情况下使得内部节点变为输入节点。这种原理相当于增加了电路的可观测点。设计经验表明,可测性设计有利于芯片的改进设计和成品测试。

对这种读出电路的测试结果表明芯片的性能与仿真相接近,今后的改进工作应集中在速度和噪声的进一步优化上。

表 1 芯片参数及其他测量结果

参数	常温	低温
像素大小 ( $\mu m \times \mu m$ )	50 $\times$ 50	
阵列规模	130 $\times$ 130	
工艺	1.2 $\mu m$ DPDM CMOS	
探测器接口	DI 注入	
功耗 (mW)	10.87	6.89
非线性度, $V_r$ 法	0.4 %	14 %
非线性度, $I_{int}$ 法	1.2 %	
列不一致性	1 %	
输出摆幅 (V)	3.3	3.3
电源电压 (V)	5	5
输出噪声 (mV)	0.425	0.4
工作频率 (Hz)	2M	

### 参考文献:

- [1] R H Nixon, S E Kemeny, B Pain, et al. 256  $\times$  256 CMOS active pixel sensor camera on a chip [J]. IEEE Journal of Solid State Circuits, 1996, 31(12): 2046 - 2050.
- [2] P Audebert, D Gotta, E Mottin, et al. 640  $\times$  480 MCT 3-to 5- $\mu m$  snapshot focal plane array [A]. Proc. SPIE 3379, 1998: 577 - 585.
- [3] E Mottin, P Pantigny, R Boch. Improved architecture of IRF PA readout circuits [A]. Proc. SPIE 3061, 1997: 104 - 110.
- [4] 陈中建, 李晓勇, 俞松林, 等. 一个 128  $\times$  128 CMOS 快照模式焦平面读出电路设计 [J]. 电子学报, 2001, 29(11): pp. 1454 - 1457.
- [5] Chen Zhongjian, Gao Jun, Lu Wengao, et al. A Reset Row by Row CMOS Readout Circuit for Focal Plane Array [A]. ASF CON 2003, 2003: 552 - 555.
- [6] P E Allen, D R Holberg. CMOS Analog Circuit Design (2e) [M]. 北京: 电子工业出版社, 2002: 45 - 99.
- [7] B RAZAVI. Design of Analog CMOS Integrated Circuits [M]. NY: Mc Graw Hall, 2001: 418 - 450.