

文章编号:1001-5078(2007)增刊-0931-04

硅基 HgCdTe 光伏器件的暗电流特性分析

岳婷婷^{1,2}, 殷菲^{1,2}, 胡晓宁¹

(1. 中国科学院上海技术物理研究所, 上海 200083; 2. 中国科学院研究生院, 北京 100039)

摘要:对硅基 HgCdTe 中波器件进行了变温电流电压特性的测试和分析。测量温度从 30K 到 240K, 得到 R_0 对数与温度的 $1000/T$ 的实验曲线及拟合结果。同时选取 60K、80K 及 110K 下动态阻抗 R 与电压 V 的曲线进行拟合分析。研究表明在我们器件工作的温度点 80K, 零偏压附近主要的电流机制是产生复合电流和陷阱辅助隧穿电流。要提高器件的水平, 必须降低陷阱辅助隧穿电流和产生复合电流对暗电流的贡献。

关键词:硅基; HgCdTe; 变温; 暗电流

中图分类号: TN215 **文献标识码:** A

Characterization Analysis of Dark Current in HgCdTe/Si Photodiodes

YUE Ting-ting^{1,2}, YIN Fei^{1,2}, HU Xiao-ning¹

(1. Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083;

2. Graduated Schnol of Chinese Academy of Science, Beijing 100039, China)

Abstract: The current-voltage characteristics via temperature of mid-wavelength HgCdTe/Si photodiodes were measured and analyzed. The temperature range was from 30K to 240K, and the characteristic of R_0 - $1000/T$ was measured and analyzed. The R - V curve of 60K, 80K and 110K were modeled using different dark current mechanisms. The theoretical fitting of experimental data at 80K reveals the generation-recombination and trap-assisted tunneling current dominates for zero- and low-bias region. Reduction of generation-recombination and trap-assisted tunneling currents by selecting proper material and device technologies will improve our device performance.

Key words: Si substrate; HgCdTe; variable temperature; dark current

1 引言

在精确打击武器系统的需求驱使下, 第三代红外焦平面器件的发展特点是更大规模、多光谱探测、集成化和更低的应用成本。然而, 焦平面器件规模不断扩大发展进程中的关键制约因素之一是热可靠性问题, 采用硅基作为衬底外延 HgCdTe 是解决上述问题的有效途径。硅作衬底有更大的可用面积、与 Si 读出电路热匹配、均匀性好以及更低的材料成本等优势, 因此硅基 HgCdTe 焦平面器件目前在研究发展中^[1]。

然而, 由于 Si 和 HgCdTe, CdTe 的热失配问题, 与其他衬底不同, 硅基 HgCdTe 器件内部存在应力问题, 这将导致高的位错密度, 对器件的电学特性有很大的影响^[2]。碲镉汞 PN 结的性能受到暗电流和与此相应的噪声电流的制约。因此, 研究碲镉汞 PN 结的暗电流模型, 分析硅基器件暗电流的机制与来源, 对于了解我们的器件水平、提高器件性能都具有

作者简介: 岳婷婷 (1981 -), 女, 硕士研究生, 主要研究方向为硅基碲镉汞器件的电学特性。E-mail: ttyue@ustc.edu

收稿日期: 2007-07-01

重要的实际意义。

我们采用分子束外延制备硅基复合衬底,分别用液相外延和分子束外延制备碲镉汞薄膜,采用离子注入制备 N^+ -on-P 器件。通过对 N^+ -on-P 结直流特性随温度、偏压变化的研究,分析了限制器件性能的暗电流机制,并讨论提高器件性能的可能途径。

2 HgCdTe 光伏探测器的暗电流机制

HgCdTe 光伏探测器的暗电流机制主要包括扩散电流、产生-复合电流、直接隧穿电流、陷阱辅助隧穿电流和表面漏电流。

2.1 扩散电流

扩散电流是 PN 结光电二极管的基本电流机制,它主要产生于耗尽区两侧一个少子扩散长度内的电子-空穴对的随机热产生与复合过程,其表达式可以写为^[8]:

$$I_{\text{diff}} = Aq\eta^2 \sqrt{\frac{kT}{q}} \left(\sqrt{\frac{\mu_n}{\tau_n}} \cdot \frac{1}{N_a} + \sqrt{\frac{\mu_p}{\tau_p}} \cdot \frac{1}{N_d} \right) \left(\exp\left(\frac{qV}{kT}\right) - 1 \right) \quad (1)$$

式中, A 为结面积; τ_n, τ_p 分别为中性区电子寿命和空穴寿命; μ_n, μ_p 分别为电子迁移率和空穴迁移率。在较高温度下,扩散电流是 HgCdTe 光电二极管暗电流的主要部分。

2.2 产生-复合电流

位于耗尽区的杂质或缺陷可作为产生复合中心,引起的电流即为产生复合电流,可表述为^[3]:

$$I_{\text{gr}} = A \cdot \frac{n_i W_0 kT}{\tau_0 V_{\text{bi}}} \frac{2 \sinh\left(\frac{qV}{2kT}\right)}{\left(1 - \frac{V}{V_{\text{bi}}}\right)^{\frac{1}{2}}} \cdot f(b) \quad (2)$$

式中, τ_0 为耗尽区有效载流子寿命; V_{bi} 为内建电势差; W_0 为零偏下的耗尽区宽度,耗尽区宽度可表示

为 $W = \sqrt{\frac{2\epsilon_s \epsilon_0 (N_a + N_d)(V_{\text{bi}} - V)}{qN_a N_d}}$ (ϵ_s 为相对介电常数)。 $f(b)$ 是一个积分因子,可表示为:

$$f(b) = \int_0^\infty \frac{dx}{x^2 + 2bx + 1}$$

$$b = \exp\left(\frac{-qV}{2kT}\right) \cosh\left[\frac{E_t - E_i}{kT} + \frac{1}{2} \ln\left(\frac{\tau_p}{\tau_n}\right)\right]$$

式中, E_t 为陷阱能级; E_i 为本征费米能级。低温下,产生-复合电流非常重要。因为扩散电流和产生复合电流都随着温度的下降而下降,但是产生-复合电流下降的慢。但温度下降到一定程度时,产生-复合电流就会大于扩散电流。

2.3 直接隧穿电流(BBT)

在反向偏压下,PN 结耗尽区内的电子,可以借助隧道效应,从价带直接进入导带,形成通过 PN 结的直接隧穿电流^[3-6]:

$$I_{\text{bbt}} = -A \cdot \frac{q^3 \sqrt{2m_e^*} E (V_{\text{bi}} - V)}{4\pi^3 \hbar^2 \sqrt{E_g}} \exp\left(-\frac{\pi \sqrt{m_e^* / 2} E_g^{3/2}}{2qE\hbar}\right) \quad (3)$$

式中, $E = (V_{\text{bi}} - V)/W$ 为耗尽区的电场; m_e^* 为电子有效质量; E_g 为能隙。直接隧穿电流与禁带宽度 E_g 和 PN 结的能带结构密切相关,禁带宽度越小隧穿电流越大。

2.4 陷阱辅助隧穿电流(TAT)

隧穿过程也可以通过耗尽区内的杂质或缺陷作为中间态实现,即陷阱辅助隧穿电流^[3-4]:

$$I_{\text{tat}} = -A \cdot \frac{\pi^2 q^2 N_t m_e^* M^2 (V_{\text{bi}} - V)}{h^3 (E_g - E_t)} \exp\left(-\frac{\sqrt{3} E_g^2 F(a)}{8 \sqrt{2} q P E}\right) \quad (4)$$

式中, N_t 为耗尽区陷阱浓度; E_t 为陷阱能级; P 是 Kane 矩阵元,取值 $8.49 \times 10^{-8} \text{ eV} \cdot \text{cm}$; M 是跃迁矩阵元,有 $(m_e^*/m_0) M^2 = 1 \times 10^{-23} \text{ eV}^2 \cdot \text{cm}^3$ ^[7]。

$$F(a) = \frac{\pi}{2} + \sin^{-1}(1 - 2a) + 2(1 - 2a)\sqrt{a(1 - a)}$$

$$a = E_t / E_g$$

2.5 表面漏电流

在实际的 PN 结光电二极管中,尤其在低温下,除了扩散电流、产生-复合电流、直接隧穿电流和陷阱辅助隧穿电流外,常会有严重限制器件性能的表面漏电流,其机理较为复杂。表面漏电流主要有表面产生-复合电流、表面隧穿电流和表面沟道电流组成。表面隧穿电流和表面沟道电流与温度无关,通常称为表面欧姆漏电流,它与电压成线性关系^[8]。

3 器件结构与测量系统

我们采用液相外延和分子束外延,在硅基复合衬底上生长汞空位掺杂的 P 型 HgCdTe。经过 B^+ 注入形成 N 区成结,再长 ZnS 钝化膜、镀金属电极和制备钢柱,获得平面结的光伏器件。器件完成后通过钢柱倒焊在宝石片上,从宝石片引线出来进行测量。选用器件为 256×1 的线列结构。

变温测试使用的致冷机是 Air Products Model REC-4X14,温度测量使用定标过的铂电阻,用低温胶将其贴在制冷机的冷头侧面。实际温度测量的误差小于 1K。电流电压测试用 Keithley 4200,测量用电压触发,同时测量电压和电流。电流测量的准确

率到 100pA,分辨率高于 20pA。

待测样品用低温胶贴制冷机冷头上。测量时冷头上加上冷屏,使样品处于暗场下(零度视场角),以去除背景辐射产生的光电流对测量结果的影响。变温测量的范围为 30K 到 240K。

4 硅基 HgCdTe 器件的暗电流分析

4.1 不同温度下动态阻抗 R 与偏置电压 V 的关系

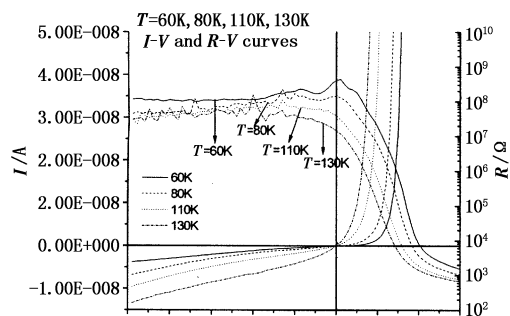


图1 硅基器件 LPE197 的变温 $I-V$ 、 $R-V$ 曲线

从图 1 可以观察到下列实验现象:①正偏及零偏范围,随着温度的升高,动态阻抗降低;②当温度大于 80K 后, $R-V$ 曲线的峰值随温度升高向负偏移动;③反偏压下,随着温度升高,动态阻抗稍有下降或基本不变。对以上实验现象,可以简单的分析如下:正偏压下,动态阻抗主要受扩散电流和产生-复合电流的限制,所以温度升高,动态阻抗 R 降低;零偏附近,当温度大于 80K,随着温度进一步升高,扩散电流的影响增大,因而 $R-V$ 曲线的峰值随温度升高减小并左移;反偏压下,主要受隧穿电流机制的影响,因而动态阻抗随温度升高稍有下降。

4.2 零偏动态阻抗 R_0 与温度 T 的关系

扩散电流和产生复合电流是热电流机制,与温度的倒数呈指数变化,随着温度的降低电流下降显著,它们引起的零偏动态阻抗用 $(R_0)_{\text{thermal}}$ 表示。由暗电流公式,可得到相应的零偏电阻:

$$R_{\text{gr}} \propto n_i \propto \exp(-E_g/2kT)$$

$$R_{\text{diff}} \propto n_i^2 \propto \exp(-E_g/kT)$$

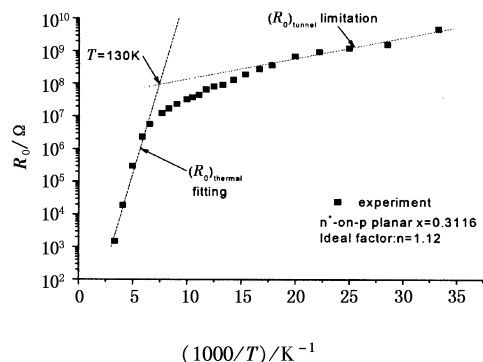


图2 硅基器件 LPE197 的 R_0-1000/T 特性实验曲线

从图 2 实验曲线可知,从 240K 直到 150K, R_0 随温度变化明显,而且 R_0 与 $1/T$ 呈指数线性关系;从 150K 到 60K, R_0 随温度下降缓慢上升;60K 以下 R_0 变化相对较小,随温度下降仅有小幅上升。在热电流是主要的暗电流机制范围内,对 R_0-1000/T 半对数曲线进行线性拟合,得出 R_0 确实正比于 $\exp(E_g/nkT)$, 式中 n 为理想因子,拟合得到 $n=1.12$ 。这表明决定零偏电阻的电流机制是扩散电流和产生复合电流同时存在。当温度处于 60~150K 范围时,零偏时的主要电流机制与热电流机制不吻合,表明决定零偏电阻的电流机制不止是热电流机制,隧穿电流也在起作用。温度低于 60K 时,应该是与温度关系不大的隧穿电流机制在起主导作用。

4.3 不同温度的 $R-V$ 曲线拟合分析

为了更明确地确定不同温度和偏压下何种电流机制起主要作用,我们选择 LPE 器件 60K, 80K 和 110K 三个不同温度点的实验数据,用公式(1)~(4)对上述温度的 $R-V$ 曲线进行拟合分析。同时对 MBE 器件 Smct016 在液氮温度下的 $R-V$ 曲线也进行了拟合分析,两个器件的已知材料参数见表 1。计算中 E_g 和 n_i 采用 Hansen 等人的公式,假定 PN 结是 N^+-P 突变结, P 区电子的迁移率假设为 $\mu_n = 2 \times 10^5 \text{ cm}^2/\text{Vs}$ 。拟合模型中还考虑了串连电阻,用 R_s 表示; R_{sh} 表述与表面漏电流相联系的电阻。 R_{exp} 为实验所测得的动态阻抗。总的动态电阻可以表示为:

$$R_{\text{fit}} = \left(\frac{1}{R_{\text{diff}}} + \frac{1}{R_{\text{gr}}} + \frac{1}{R_{\text{tat}}} + \frac{1}{R_{\text{bbt}}} + \frac{1}{R_{\text{sh}}} \right)^{-1} + R_s \quad (5)$$

表 1 两个器件的已知材料参数

	x	A/cm^2	N_a/cm^{-3}	$\mu_p/(\text{cm}^2 \cdot \text{Vs}^{-1})$
LPE197	0.3116	7.84×10^{-6}	5×10^{15}	280
Smct016	0.3029	7.84×10^{-6}	4.3×10^{16}	70

由图 3(a)、(b)、(c)可见:①在正偏压下,低温时产生复合电流主导着暗电流。随温度升高,扩散电流增大,由产生复合电流和扩散电流共同决定。②零偏附近,60K 时由陷阱辅助隧穿电流主导;80K 时由陷阱辅助隧穿电流和产生复合电流共同决定,随着温度升高,产生复合电流贡献增大;到 110K 时由产生复合电流主导。③反偏时,由陷阱辅助隧穿电流主导着暗电流,看不到直接隧穿电流对暗电流的贡献。④器件的表面漏电流比较大。

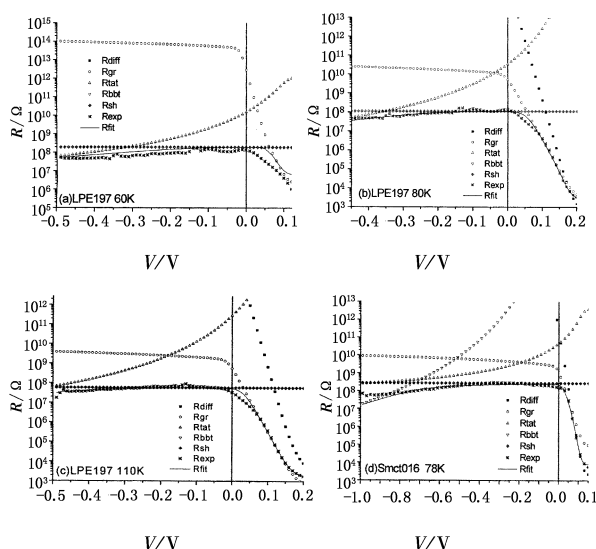


图3 MBE 器件(Smct016)78K 下,LPE 器件(LPE197)不同温度下的 $R-V$ 特性的拟合结果

由图3(b)、(d)可见:①零偏附近,LPE197 和 Smct016 暗电流都由产生复合电流和陷阱辅助隧穿电流共同决定。MBE 器件在零偏附近,扩散电流也有所贡献。②Smct016 在大反偏下,暗电流由直接隧穿电流和陷阱辅助隧穿电流共同决定;反偏电压小于0.5V 时,由陷阱辅助隧穿电流主导。LPE 器件在小反偏下由陷阱辅助隧穿电流主导。③正偏压下,Smct016 器件暗电流由扩散电流主导。④器件的表面漏电流都比较大。

在拟合过程中,我们得到了每一温度下对应的一组拟合参数,如表2所示。

表2 不同温度下器件的拟合参数

	N_d/cm^{-3}	τ_0/ns	E_t/E_g	N_t/cm^{-3}	R_s/Ω	R_{sh}/Ω
LPE-60K	2.3×10^{16}	0.012	0.68	9.6×10^{11}	4.0×10^6	1.9×10^8
LPE-80K	2.3×10^{17}	0.51	0.57	2.8×10^{13}	2.0×10^3	1.1×10^8
LPE-110K	8.1×10^{16}		0.54	6.4×10^{13}	1.2×10^3	5.8×10^7
MBE-78K	2.2×10^{16}	0.12	0.56	1.3×10^{10}	5.6×10^3	2.8×10^8

由于在低温下,正偏压下暗电流电流为耗尽区的产生复合电流所主导,得到的电子寿命 τ_n 不准确,所以表2未列出 τ_n 值。高温下,扩散电流对暗电流的影响增大,拟合得到的耗尽区有效载流子寿命 τ_0 不准确,因而未列出。陷阱浓度 N_t 随着温度的增加呈指数增大趋势。串联电阻 R_s 随温度的增加而减小。比较 LPE 器件 80K 和 MBE 器件 78K 的拟合参数,LPE 器件的耗尽区有效寿命 τ_0 高于 MBE 器件,但陷阱浓度 N_t 也高于 MBE 器件。

5 结论

我们对硅基 HgCdTe 中波器件进行了变温电流

电压特性的测试和分析,分析了决定器件暗电流的主要暗电流机制。研究表明:在正偏压下,低温时产生复合电流主导着暗电流。温度较高时,由产生复合电流和扩散电流共同决定;零偏和反向小偏压下,低温时由陷阱辅助隧穿电流主导,随着温度升高,由陷阱辅助隧穿电流和产生复合电流共同决定,高温时由产生复合电流主导;反偏压时,由陷阱辅助隧穿电流主导着暗电流,直接隧穿电流将在大反偏压下对暗电流有贡献。在我们器件工作的温度点 80K,零偏压附近主要的电流机制是陷阱辅助隧穿电流,产生复合电流和表面漏电流。要提高器件的水平,必须降低陷阱辅助隧穿电流、产生复合电流和表面漏电流对暗电流的贡献。

因此,要降低器件的暗电流水平,提高材料少子寿命,改善表面钝化、降低表面复合速率以降低产生复合电流和表面漏电流;提高材料质量,降低 PN 区结的陷阱浓度,以降低陷阱辅助隧穿电流的贡献应该是主要的方向。

参考文献:

- [1] Nibir K Dhar, M Z Tidrow. Large Format IRFPA Development on Silicon[C]//SIPE,2004,5564:34.
- [2] M Carmody, J G Pasko, D Edwall, et al. LWIR HgCdTe on Si Detector Performance and Analysis[J]. J. Electron. Mater.,2006,35(6):1417.
- [3] Akira Ajisawa, Naoki ODA. Improvement in HgCdTe Diode Characteristics by Low Temperature Post-Implantation Annealing[J]. J. Electron. Mater.,1995,24:1105.
- [4] T Nguyen, C A Musca, J M Dell, et al. Dark Current in Long Wavelength Infrared HgCdTe Gated Photodiodes[J]. J. Electron. Mater.,2004,33:621.
- [5] J V Gumenjuk-Sichevskays, F F Sizov. Currents in narrow-gap photodiodes[J]. Semicond. Sci. Technol, 1999, 14:1124-1131.
- [6] D K Blanks, J D Beck, M A Kinch, et al. Band-to-band tunnel processes in HgCdTe: Comparison of experimental and theoretical studies[J]. J. Vac. Sci. Technol. A6, 1988:2790-2794.
- [7] Rosenfeld D Bahir G. A Model for the Trap-Assisted Tunneling Mechanism in Diffused n-p and Implanted n⁺-p HgCdTe Photodiodes[J]. IEEE Transactions on Electron Devices,1992,39(7):1638.
- [8] Willardson R K, Beer A C. Metal Insulator Semiconductor Detectors in Semiconductors and Semimetals[M]. New York: New York Academic Press,1981.