

文章编号:1001-5078(2007)增刊-1001-04

读出电路的输出摆幅和线性范围研究

李尧桥^{1,2}, 朱 慧^{1,2}, 李 雪¹, 方家熊¹

(1. 中国科学院上海技术物理研究所传感技术国家重点实验室, 上海 200083; 2. 中国科学院研究生院, 北京 100039)

摘 要:焦平面读出电路的一种常用结构是以电容跨阻抗放大器(CTIA)作为输入级, 相关双采样(CDS)方式提取信号并抑制噪声, 源跟随器方式输出信号。本文比较了在不同的采样开关管和源随器组合方式下, 电路的输出摆幅和线性范围的变化。并通过分析不同类型的开关管和源随器的输入输出特性, 指出了这种变化的原因。最后得出结论, 应当根据积分电容的积分端电压的变化方式, 来选择适当的开关管和源随器组合, 以获得最大的输出摆幅和线性范围。

关键词:读出电路; 输出摆幅; 线性范围

中图分类号: TN721.3; TN215

文献标识码: A

Investigations on the Output Swing and Linearity Range of ROIC

LI Yao-qiao^{1,2}, ZHU Hui^{1,2}, LI Xue¹, FANG Jia-xiong¹

(1. State Key Laboratories of Transducer Technology, Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, China; 2. Graduate School of the Chinese Academy of Sciences, Beijing 100039, China)

Abstract: It is a usual structure of focal-plane-array (FPA) readout integrated circuit (ROIC) which uses a capacitance trans-impedance amplifier (CTIA) as the input stage, a correlated double sampling (CDS) circuit to get signal and reduce noises, and a source follower (SF) circuit to output the signal. The output swing and linearity range of the ROIC were compared, using different combinations of the CDS switch and SF structure. The input-output characteristics of different kinds of switches and SF structures were discussed and the conclusion is that, in order to get the maximal output swing and linearity range, appropriate CDS switch and SF structure should be chosen based on the integral direction of photocurrent.

Key words: ROIC; output swing; linearity range

1 引 言

读出集成电路(Readout Integrated Circuit, RO-IC)是焦平面阵列(FPA)的重要组成部分,其基本功能是探测器信号的转换、放大以及将数据传输到较少的输出端^[1]。读出电路的输出摆幅和线性范围直接影响焦平面阵列的动态范围、线性范围等指标,具有重要的研究价值。一般而言,读出电路的输出摆幅是指在不同的辐射背景下,输出级所能提供的信号电压的摆动区间。线性范围是指在一定线性度内,信号电压与光电流成线性变化关系的区间。在

不影响其他性能的前提下,输出摆幅和线性范围越大越好,这样更有利于后续电路的处理。

电容跨阻抗放大器(CTIA)是读出电路常用的输入级,具有低输入阻抗,提供稳定的探测器偏置,且在高、低背景应用下都有很低的噪声,适用于大范围的光敏芯片接口^[2-3]。在输入级后,常用相关双采样(CDS)电路来消除 KTC 噪声、降低 $1/f$ 噪声和

作者简介: 李尧桥(1982-),男,在读硕士,主要从事红外焦平面读出电路的研究。E-mail:liyaoqiao@163.com

收稿日期: 2007-06-26

固定图形(FPN)噪声^[3-4]。输出级常用结构简单且高速的源跟随器,如图1所示。本文以这种结构的读出电路为例,讨论了CDS采样开关和输出源跟随器的结构对电路输出摆幅和线性范围的影响。

2 电路结构

图1中,运算放大器的负端接探测器,正端接参考电平 V_{ref} 。运放的输出端电压为 V_o ,除实验用于中间测试外,一般电路没有这个输出端。图中用PMOS为采样开关,NMOS为源跟随器。 C_{int} 为积分电容, C 为采样保持电容。Reset脉冲控制积分时间,SH1、SH2为采样保持脉冲,SH1在积分开始阶段,对应的输出为 V_{o1} ,只包含噪声;SH2在积分快结束时,对应的输出为 V_{o2} ,包含噪声和信号。两者差分后得到信号量,即所谓相关双采样。

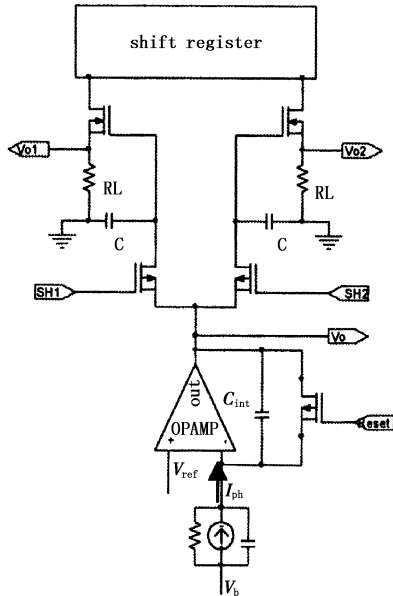


图1 CTIA + CDS 读出电路结构

探测器产生的光生电流用电流源 I_{ph} 代替^[5],由于读出电路和探测器有不同的耦合方式, I_{ph} 有两个方向。本文约定图示方向(即光电流注入前置放大器)为“+”,反方向为“-”。对于固定的输入级, I_{ph} 的不同方向实际上对应了积分电容积分端电压的不同变化方式。

由于放大器的增益 A_v 很大,信号电压^[1]

$$V_{signal} = \frac{A_v \cdot I_{ph} \cdot T_{int}}{C_{int}(1 + A_v)} \approx \frac{I_{ph} \cdot T_{int}}{C_{int}}, T_{int} \text{ 为积分时间。}$$

当 I_{ph} 为“+”时,积分端电压 V_o 下降,所以 $V_o =$

$$V_{ref} - V_{signal} \approx V_{ref} - \frac{I_{ph} \cdot T_{int}}{C_{int}}. \text{ 理想情况下,忽略采样}$$

和源随输出过程引入的非线性和电压摆幅消耗,设

源跟随器的大信号输入输出关系为 $V_{out} = f(V_{in})$,输出摆幅为 $[f(0V), f(V_{ref})]$,线性范围和源跟随器的输入输出线性范围一致。

当 I_{ph} 为“-”时, V_o 上升,则 $V_o = V_{ref} + V_{signal} \approx V_{ref} + \frac{I_{ph} \cdot T_{int}}{C_{int}}$,理想输出摆幅为 $[f(V_{ref}), f(5V)]$ 。

3 仿真

仿真工具为Cadence SpectreS,采用无锡上华(CSMC)提供的 $0.6\mu\text{m}$ DPDM 器件模型。

3.1 不同的传输开关和源跟随器组合对输出摆幅和线性范围的影响。

在相同的采样频率和输出速率下, V_{o1} 近似不变(尤其是在弱光电流、长积分时间情况下),且近似和 $I_{ph} = 0$ 时的 V_{o2} 值相等,则电路的输出摆幅可表达为:

$$\Delta V = V_{o1} - V_{o2} \approx \begin{cases} V_{o2}|_{I_{ph}=0} - V_{o2}|_{\min} (I_{ph} \text{ 为“+”}) \\ V_{o2}|_{\max} - V_{o2}|_{I_{ph}=0} (I_{ph} \text{ 为“-”}) \end{cases}$$

电路结构分别采用NMOS,CMOS,PMOS为CDS的采样开关,NMOS,PMOS为源跟随器,共六种组合方式。开关管的宽长比取 $2.4\mu\text{m}/1.2\mu\text{m}$,源跟随器的宽长比取 $30\mu\text{m}/1.2\mu\text{m}$,源跟随器负载取 $100\text{k}\Omega$ 的电阻,积分电容 1pF ,采样保持电容 5pF ,积分时间 $1000\mu\text{s}$,采样时间 $12.5\mu\text{s}$,单个像元读出时间为 $50\mu\text{s}$ 。 I_{ph} 从 -3nA 变化到 3nA ,步长 0.1nA 。电源电压 5V ,为对称起见,取参考电平 V_{ref} 为 2.5V 。仿真结果如图2所示,其中线性范围是通过拟合曲线的线性拟合,保留线性度为10%以内的数据点得到。

比较这六种方式可以看出,当 I_{ph} 为“+”时,采用NMOS或CMOS为开关管,PMOS为源跟随器,可以获得最大的输出摆幅和线性范围;当 I_{ph} 为“-”时,则应采用PMOS或CMOS为开关管,NMOS为源跟随器。

3.2 原因分析

(1) 传输开关的输入输出特性

利用MOS器件作为开关,可以构成最简单的采样电路。当MOS管工作于深线性区时,其输入和输出电压相等,实现所谓的“零失调”。然而当MOS管工作于非深线性区时,输入电压与输出电压不再相等,传输过程中存在阈值电压损耗^[6]。取MOS管宽长比 $2.4\mu\text{m}/1.2\mu\text{m}$,一端接频率 20kHz 正弦电压源,摆幅0到 5V ,另一端接 5pF 的采样电容,如图3(a)所示。仿真结果,在低电平端,PMOS管的阈值

电压 $V_{THP} = -1.6V$, 在高电平端 NMOS 的阈值电压 $V_{THN} = 1.6V$ 。

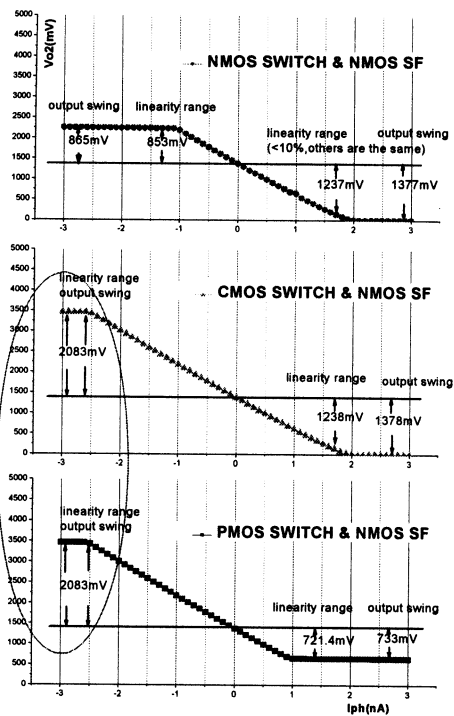


图2 (a) 采用 NMOS, CMOS, PMOS 传输开关 NMOS 源随器, V_{o2} 随 I_{ph} 变化曲线

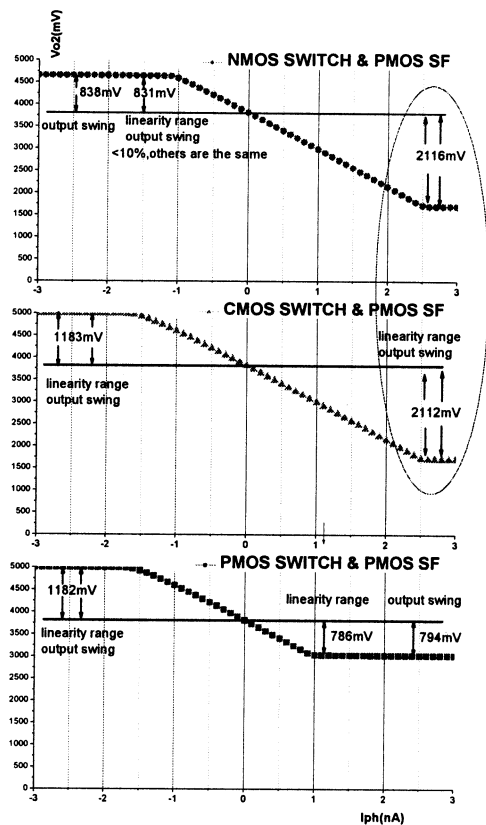


图2 (b) NMOS, CMOS, PMOS 传输开关 PMOS 源随器, V_{o2} 随 I_{ph} 变化曲线

图 3(b) 为仿真得到的三种开关的输入输出曲线, 可以看出, NMOS 开关管在输入电压大于 $V_{DD} - V_{THN}$ 时, 输出电压不能跟踪输入电压; PMOS 开关管在输入电压小于 $|V_{THP}|$ 时, 输出电压不能跟踪输入电压; CMOS 开关管使得输出电压能始终跟踪输入电压。

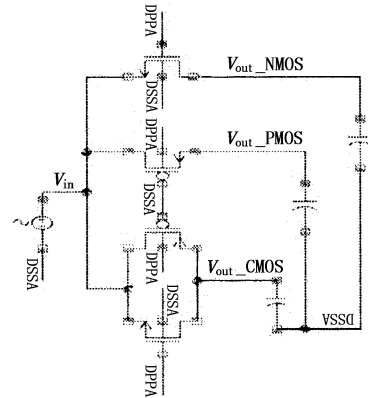


图3 (a) 传输开关仿真示意图

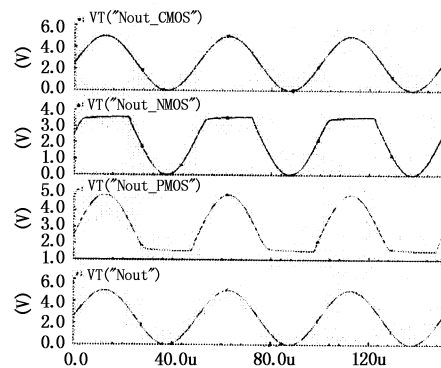


图3 (b) 传输开关的输入输出曲线

提高 NMOS 开关管的栅极电压到 $V_{DD} + V_{THN}$ 以上或降低 PMOS 开关管的栅极电压到 $-|V_{THP}|$ 以下, 可以解决单管传输导致阈值电压损耗的问题^[7], 但对于简单电源的读出电路应用来说, 是不合理的。自举型的采样开关结构可以产生上述电压^[7-8], 但一般结构复杂, 不适用于读出电路的设计。

因此开关管的最好选择是 CMOS, 结构简单, 适用于对面积要求苛刻的读出电路, 其导通电阻是 NMOS 和 PMOS 导通电阻的并联, 即:

$$R_{on, CMOS} = \frac{1}{\mu_n C_{ox} \left(\frac{W}{L} \right)_n (V_{DD} - V_{THN} - V_{in})} \parallel \frac{1}{\mu_p C_{ox} \left(\frac{W}{L} \right)_p (V_{in} - |V_{THP}|)}$$

$$= \frac{1}{\mu_n C_{ox} \left(\frac{W}{L} \right)_n (V_{DD} - V_{THN}) - \mu_p C_{ox} \left(\frac{W}{L} \right)_p |V_{THP}| - [\mu_n C_{ox} \left(\frac{W}{L} \right)_n - \mu_p C_{ox} \left(\frac{W}{L} \right)_p] V_{in}}$$

当 $\frac{(\frac{W}{L})_n}{(\frac{W}{L})_p} = \frac{\mu_p}{\mu_n}$ 时, 导通电阻与输入电压无关。

简单开关管的固有缺点还是存在的。一方面, 由于载流子迁移率模型的近似性和工艺的局限性无法使得 CMOS 互补管完全匹配, 使得导通电阻与输入电压仍然相关; 另一方面, 体效应导致输入与输出之间必然存在一定的非线性。如何最大限度的减小这些缺点给电路带来的负面影响, 是一个值得探讨的问题。

根据上述分析, 得出结论: 若 V_o 端电压上升, 采用 NMOS 开关将损失约 V_{THN} 的电压摆幅。若 V_o 端电压下降, 采用 PMOS 开关同样损失约 $|V_{THP}|$ 电压摆幅, 而 CMOS 开关则不存在电压损失、线性度好。

(2) 源随器的输入输出特性

PMOS 和 NMOS 源随器的结构如图 4(a) 所示, NMOS 的衬底接地, PMOS 的衬底接源级。取源随管的宽长比为 $30\mu\text{m}/1.2\mu\text{m}$, 负载取 $100\text{k}\Omega$ 的电阻。由于存在体效应, NMOS 增益较 PMOS 小的多

$$(A_v = \frac{g_m R'_L}{1 + (g_m + g_{mb}) R'_L} \approx \frac{g_m}{g_m + g_{mb}} = \frac{1}{1 + \eta})$$

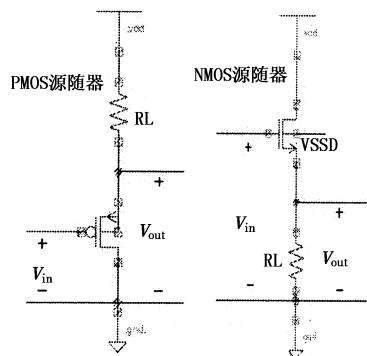


图 4 (a) 源随器结构

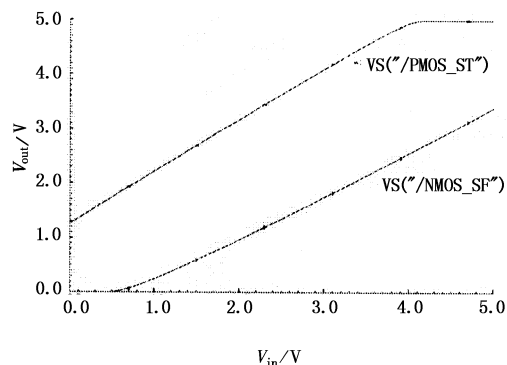


图 4 (b) 源随器大信号输入输出曲线

两种源随器的输入输出曲线如图 4(b) 所示。可见, 在高电平端, NMOS 输出线性度较好, 在低电平端 PMOS 输出线性度较好且增益较大。因此若 V_o 端电压上升, 应采用 NMOS 源随器; 若 V_o 端电压下降, 应采用 PMOS 源随器。

4 结 论

对于常用结构的焦平面读出电路, 在采用简单采样电路和源随器方式时, 为了获得最大的输出摆幅和线性范围, 应当根据积分电容的积分端电压 V_o 的变化方式, 来选择适当的开关管和源随器组合:

(1) 若积分时 V_o 下降, 采用 PMOS 开关会减小输出摆幅(低电平阈值电压损失), 用 NMOS 源随器会降低线性范围(低电平端输出非线性)。最好采用 CMOS 采样开关, PMOS 源随器。

(2) 若积分时 V_o 上升, 采用 NMOS 开关会减小输出摆幅(高电平阈值电压损失), 用 PMOS 源随器会降低线性范围(高电平端输出非线性)。最好采用 CMOS 采样开关, NMOS 源随器。

参考文献:

- [1] 孙再龙. 红外与光电系统手册[M]. 航天工业总公司第三研究院八三五八所翻译, 1998, 3: 205 - 230.
- [2] Mary J Hewit, John L Vampola, Steve H Black, et al. Infrared readout electronics: a historical perspective[C]// SPIE, 1994, 2226: 108 - 119.
- [3] 徐运华. GaN 基紫外焦平面接口技术研究[D]. 中国科学院研究生院博士学位论文. 2005: 48.
- [4] Eric R Fossum, Bedabrata Pain. Infrared readout electronics for space science sensors: state of the art and future directors[C]// SPIE, 1993, 2020: 262 - 285.
- [5] Chih-Cheng Hsieh, Chung-Yu Wu, Far-Wen Jih, et al. A new CMOS readout circuit design for their FPA with adaptive gain control and current-mode background suppression[J]. IEEE International Symposium on Circuits and Systems, 1996, 1(4): 137 - 140.
- [6] 毕查德·拉扎维. 模拟 CMOS 集成电路设计[M]. 西安: 西安交通大学出版社, 2003: 337 - 338.
- [7] 何茗. 高性能高动态范围的 CMOS 模拟开关[J]. 电子元件应用. 2004, 6(7): 41 - 43.
- [8] 王磊, 尹文婧, 许俊, 等. 一种用于高速高精度 A/D 转换器的自举采样电路[J]. 微电子学, 2007, 37(1): 80 - 84.