

GaN 肖特基器件电学性质的模拟研究

胡其欣^{1,2}, 许金通², 储开慧², 李向阳², 刘 骥¹

(1. 山东大学信息科学与工程学院, 山东 济南 250100; 2. 中国科学院上海技术物理研究所 传感技术国家重点实验室, 上海 200083)

摘 要:基于二维数值模型对 GaN 肖特基器件进行模拟计算, 主要研究 MIS 结构的肖特基器件的界面层和本征漂移层对肖特基器件电学性质(电场强度分布和不同结构的 $I-V$ 特性等)的影响。模拟结果显示 MIS 结构的肖特基器件中的界面层主要影响器件的电流特性以及开启电压, 提高自身的电场强度, 降低暗电流, 而本征漂移层则主要影响器件的电场强度分布, 对器件的正向电流有比较明显的影响。通过器件模拟可以在一定程度上优化器件结构, 提高器件性能。

关键词:肖特基器件; 界面层; 本征层; 隧穿效应; 暗电流

中图分类号: TN36

文献标识码: A

Numerical Modeling of Electric Characteristics of GaN-based Schottky Device

HU Qi-xin^{1,2}, XU Jin-tong², CHU Kai-hui², LI Xiang-yang², LIU Ji¹

(1. School of Information Science and Engineering of Shandong University, Jinan 250100, China;

2. State Key Laboratories of Transducer Technology, Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, China)

Abstract: The performance of GaN-based Schottky device was simulated numerically based on a two-dimensional model, which focused on the effect of interface layer and bulk layer to electric characteristics, i. e. distribution of strength of electric field and current-voltage characteristic of different MIS Schottky devices. The results indicated that the interface layer mainly affects the current characteristic of device and turn-on voltage, improves the strength of electric field and reduces the dark current, and the bulk layer mainly affects the distribution of electric field and the forward current of device. We can optimize the fabric and improve the performance of devices.

Key words: Schottky device; interface layer; bulk layer; tunnelling effect; dark current

1 引言

紫外发射探测可以应用在导弹尾焰探测、紫外天文学、火焰传感器、发动机和窑炉控制等, 因此到目前为止一直被广泛研究。由于 GaN 是宽禁带直接带隙、具有高辐射强度和高温度阻抗, 因此, 它是制作高性能紫外光探测器的一种很好地材料。在各种 GaN 光电探测器中, 肖特基光电二极管显示出了高响应率、高速和加工简单的特性。与 P-I-N 结构相比, 肖特基势垒结构的光电二极管比较容易制作, 这主要是因为它不需要 P 层, 可以避免 GaN 的

不成熟的 P 掺杂技术^[1]。但是, 肖特基结构的器件中会存在较大的暗电流, 它不仅影响器件的稳定性, 而且可以降低器件的功效和噪声性能, 因此目前急需解决的问题是如何降低暗电流。

在肖特基器件中, 降低器件暗电流的一个有效方法是提高肖特基的势垒高度。提高势垒高度主要有三个方法: ①在半导体衬底上沉积一层较薄的反

作者简介: 胡其欣(1982-), 男, 硕士生, 主要从事紫外光点探测器的研究。E-mail: huqixin.125@163.com

收稿日期: 2008-02-29; **修订日期:** 2008-03-31

型掺杂外延来提高肖特基二极管的有效势垒高度。在这个结构中,金属/ $P^+ - N$ 或金属/ $N^+ - P$ 肖特基势垒接触的势垒高度是由外延层的厚度和掺杂浓度控制的;②对窄禁带半导体用不同厚度的宽禁带和窄禁带物质组成 n 个周期的薄梯度超晶格来形成宽禁带表面层,有效地提高器件的势垒高度;③使用金属-绝缘体-半导体(MIS)结构提高势垒高度。在本文中,我们主要针对不同的 MIS 结构肖特基器件的电流特性以及电场分布进行模拟仿真,研究了界面层和本征层对器件电学性质的影响,得出器件结构的优化趋势,改进半导体材料的生长结构,提高器件性能。

2 理论方法以及数值模型

采用的肖特基器件是基于传统的生长技术(尤其是金属有机化学气相沉积)在蓝宝石上生长的 GaN 器件结构来建立模型的。图 1 是 N 型肖特基器件的单元剖面结构示意图,基本的肖特基二极管器件是由未掺杂的本征漂移区和下面的 N^+ 接触层组成的。在本征层上长了一层薄界面层。器件制备时先在衬底上生长一层缓冲层,然后在缓冲层上依次生长重掺杂的 N^+ 型 GaN 和本征 GaN 层,接着在本征层上生长薄的 SiO_2 层,然后刻蚀分离探测单元,制备肖特基电极和欧姆电极,通过互连工艺得到探测器。

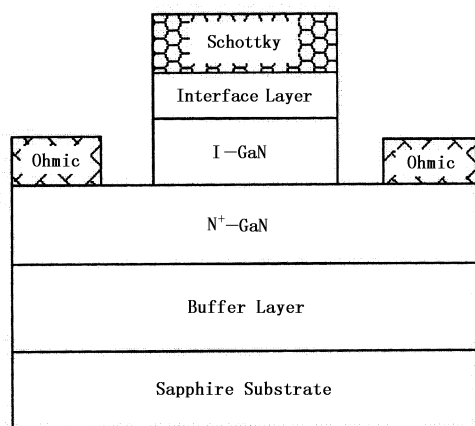


图1 肖特基器件结构示意图

所用的仿真工具是二维器件仿真器 ISE - DESSIS,主要通过求解泊松-薛定谔方程计算器件电流特性和电场分布。虽然 DESSIS 可以进行变温仿真,但是在外加偏压过程中不会发生明显的自热效应^[2],因此在整个仿真过程中假设温度固定为 $T=300K$,并且假设隧穿势垒为单边的抛物线型能带结构。首先,在 ISE DEVICE 中创建器件结构,并

且给节点画上网格求解基本方程;第二,材料参数全部包含在一个文件内,这些参数在仿真运行开始就被加载进文件;最后,电极和物理部分全部被 DESSIS 加载到第三个文件中。计算过程从文件开始就执行,它考虑了泊松方程、薛定谔方程、连续性方程、SRH 复合机制、Auger 复合机制、玻尔兹曼统计、高场饱和模型以及隧穿效应等。在计算过程中选用的典型掺杂浓度: N^+ 区施主浓度为 $3 \times 10^{18} cm^{-3}$,本征区域的掺杂浓度为 $5 \times 10^{16} cm^{-3}$,电子和空穴的 Shockley-Read-Hall(SRH)复合寿命均为 1ns。离子化施主的面电荷浓度范围在 $10^{12} cm^{-2}$,这是表面缺陷的较合理的数值^[3]。由于 GaN 材料的生长技术不是很成熟,因此在本征层中存在较大数量的结构缺陷,如螺旋位错、错位位错以及处理损伤(台面损伤、热损伤)^[4]等,由于这些缺陷参数不容易精确测量,因此我们假设只有单一施主电子体缺陷能级,其密度为 $1 \times 10^{19} cm^{-3}$,捕获截面为 $1 \times 10^{-13} cm^2$,能级位置在导带以下 0.3eV。

2 计算结果及分析

2.1 电流-电压特性的模拟分析

图 2 是计算常温下不同厚度界面层的器件所得的正向 $I-V$ 特性。从图中可以看出:

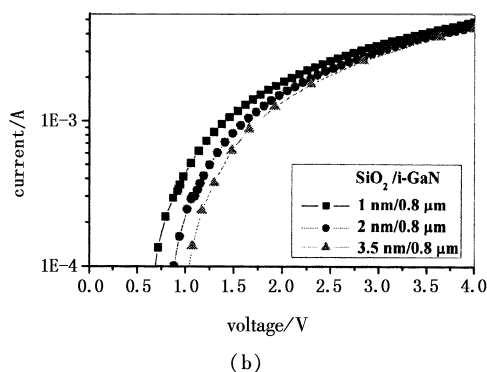
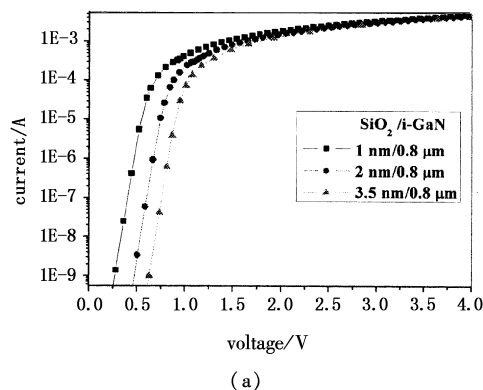


图2 不同厚度界面层的正向 $I-V$ 曲线

(1)随着界面层厚度的增加,器件的开启电压

逐渐变大,这主要是因为界面层的带宽修正了势垒的隧穿系数,结果提高了注入载流子的势垒高度,从而导致了开启电压的不断增大;

(2) 正向电流随着界面层厚度的增加而降低,这主要是因为随着界面层厚度的增加,势垒高度也在不断的增加,这就引起了正向电流的逐渐降低。具体可以参考 MIS 结构的肖特基器件的正向 $I-V$ 表达式:

$$I = A^* S T^2 \exp\left[-\frac{2}{h}(2m\chi)^{1/2}\delta\right] \cdot \exp(-q\phi_{B0}/kT) [\exp(qV/nkT) - 1] \quad (1)$$

其中,势垒高度为:

$$\phi_B = \phi_{B0} + \Delta\phi = \phi_{B0} + \frac{2kT}{h}(2m\chi)^{1/2}\delta \quad (2)$$

式中, A^* 是有效理查德常数(对于 N 型 GaN 来说是 $26.4 \text{ A} \cdot \text{cm}^{-2} \text{ K}^{-2}$, 对于 P 型 GaN 来说是 $96.1 \text{ Acm}^{-2} \text{ K}^{-2}$); S 是二极管的有效面积; T 是测试温度,单位为 K; $q\phi_0$ 是势垒高度; n 是理想因子; k 是玻尔兹曼常数; δ 是电子隧穿的界面层厚度; m 是隧穿的有效质量。

(3) 在本文的仿真范围内,随着正向电压的逐渐增加,电流的变化越来越小,这主要是因为随着外加正向电压的增大,影响电流变化因子的乘积越来越接近。

图 3 是模拟不同厚度界面层的器件所得的反向 $I-V$ 曲线。从图中可以看出在反向偏压下,随着界面层厚度的增加,器件的反向暗电流急剧变小,这主要是因为界面层厚度的增加导致势垒高度不断增加,增强了对隧穿载流子的阻碍作用,而且有效地减少了半导体和金属之间的界面电荷的数量。在 MIS 肖特基二极管中,电流的传导主要是通过界面层中多数载流子的隧穿实现的,隧穿电流可以表述为:

$$J_t = A^* T^2 \exp(-q\phi_{Bn}/k_B T) \cdot \exp(-\delta\chi^{1/2}) \exp(qV_a/nk_B T) \quad (3)$$

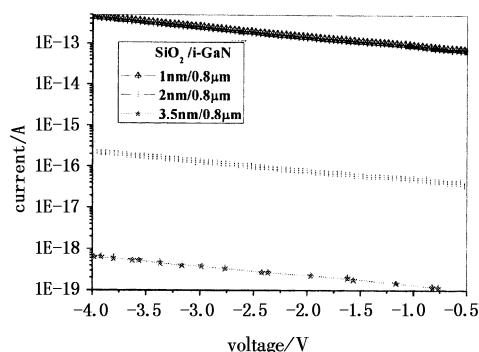


图3 不同厚度界面层的反向 $I-V$ 曲线

可以看出在金属和半导体之间引入薄界面层可以使暗电流以指数形式急剧的降低。模拟所得的结果较好地符合了这一结论,同时也表明了物理模型的正确性。

图 4 为界面层厚度一定(3.5nm)时本征层与器件的正向 $I-V$ 特性的关系曲线。从图中可以看出界面层厚度一定时,开启电压不变,在器件开启之后,电流随着本征层厚度的增加而降低,这主要是因为本征层厚度增加导致了电场强度不断降低,提高了肖特基器件的正向隧穿几率,结果导致器件的正向电流不断的增加。

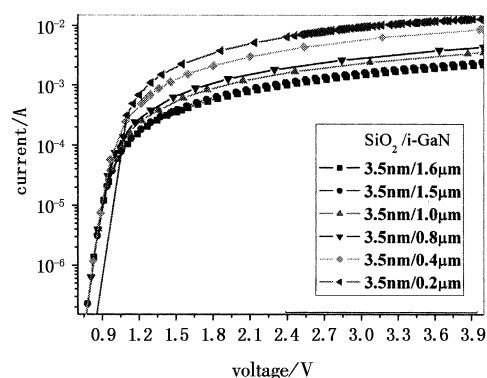


图4 不同厚度本征层的正向 $I-V$ 曲线

图 5 是界面层厚度一定时改变本征层厚度时所得到的一系列反向 $I-V$ 曲线。从图中可以看出,改变本征层厚度对器件的反向 $I-V$ 特性影响不是很大,这可能是因为引入界面层以后反向暗电流本身量级下降很快,使得本征层厚度对反向 $I-V$ 特性影响不是很明显,但是从图中仍然可以看出本征层厚度为 $0.2\mu\text{m}$ 时,反向暗电流为最小值。

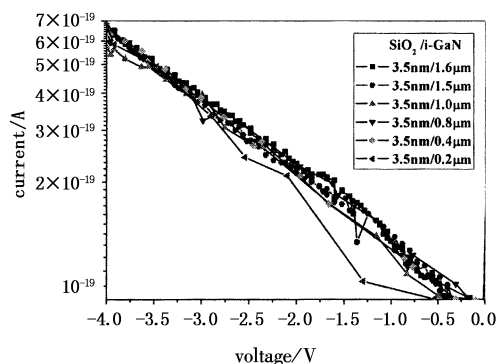


图5 不同厚度本征层的反向 $I-V$ 曲线

2.2 电场特性的模拟分析

图 6 为改变界面层厚度时器件的电场分布图。从图 6(a) 可以看出改变界面层的厚度对半导体材料的电场强度分布没有明显的影响,但是图 6(b) 则

显示界面层的电场强度随着自身厚度的增加而明显降低,因此界面层可以在保持半导体电场分布基本不变的优势条件下通过增加自身的厚度来降低自身的电场强度,进而降低隧穿电流。

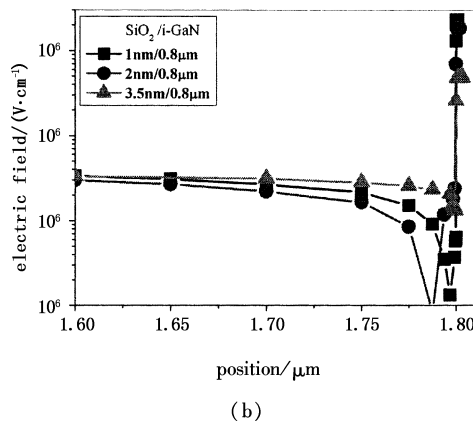
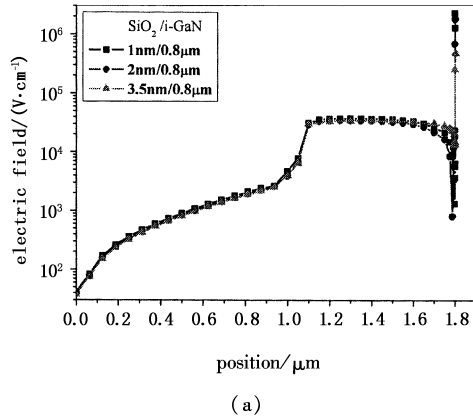


图6 (a)不同厚度界面层器件的电场分布;

(b)不同厚度界面层器件的电场分布

图7是界面层厚度一定时,改变本征层的厚度时器件的电场分布图。从图中可以看出,在界面层厚度一定时,器件的各部分电场强度均随着本征层厚度的增加而降低。强场中通过绝缘体的隧穿可以用 Fowler-Nordheim 方程:

$$j_{FN} = AF^2 e^{-B/F} \quad (4)$$

进行表述,其中, j_{FN} 是隧穿电流密度; F 是表面处的绝缘电场; A 和 B 是与电极和界面层之间的电场方向有关的物理常数。隧穿和表面态处的隧穿是肖特基界面电流的主要物理机制^[5],因此隧穿电流的变化趋势就与反向电流的变化趋势一致。从方程中可以看出,电流密度是随着电场强度的降低而逐渐增加,而电场强度又随着本征层厚度的增加而降低,因此,在一定范围内,反向电流是随着本征层厚度的降低而降低的,这也是和图5所示的结果相一致的。

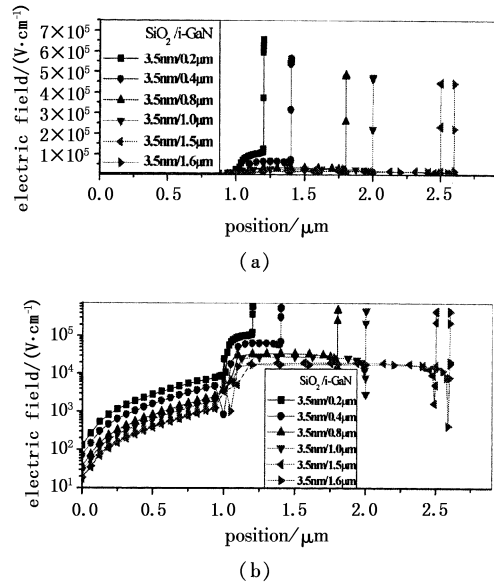


图7 不同厚度本征层器件的电场分布

3 结论

通过建立二维数值模型对 GaN 基肖特基器件进行了模拟仿真,模型考虑了泊松方程、薛定谔方程、连续性方程、SRH 复合机制、Auger 复合机制、玻尔兹曼统计、高场饱和模型、隧穿效应。本文主要计算了肖特基器件的电流特性以及电场强度分布,重点分析了界面层和本征漂移层对肖特基器件电学性质的影响。模拟结果显示界面层主要影响器件的电流特性,随着界面层厚度的增加不断提高自身的电场强度,降低暗电流,而本征漂移层则主要影响器件的电场分布,对器件的正向电流有比较明显的影响。通过模拟我们可以在一定范围内通过增加界面层厚度和减少本征层的厚度来优化器件结构,降低暗电流,提高器件性能。

参考文献:

- [1] H Jiang, T Egawa, H Ishkawa, et al. Low dark current GaN Schottky UV photodiodes using oxidized IrNi Schottky contact[J]. Electronics Letter, 2003, 39, 222.
- [2] N Braga, R Mickevicius, R Gaska, et al. Simulation of hot electron and quantum effects in AlGaIn/GaN heterostructure field effect transistors[J]. J. Appl. Phys., 2004, 95, 6409.
- [3] C G Van de Walle. Properties of gallium nitride and related semiconductors[M]. London: Inspec, 1999, 275.
- [4] W D Hu, X S Chen, Z J Quan, et al. Simulation and optimization of GaN-based metal-oxide-semiconductor high-electron-mobility-transistor using field-dependent drift velocity model[J]. J. Appl. Phys., 2007, 102, 034502.
- [5] D Donoval, V Kulikov, P Beno, et al. Analysis of I-V measurements on Pt/Au-GaN Schottky contacts in a wide temperature range[C]//ASDAM 2002, Smolenice Castle, Slovakia, 2002, 303.