

大面阵 CMOS 快照模式焦平面读出电路设计分析

刘震宇, 赵建忠

(华北光电技术研究所, 北京 100015)

摘要:针对一款大面阵(640×512元)快照模式制冷型红外焦平面用的读出电路进行了初步分析验证。该读出电路采用改进DI结构,先积分后读出的积分控制模式,像素尺寸为25μm×25μm,芯片已在0.5μm双硅双铝(DPDM)标准CMOS工艺下试制。首先对该电路结构及工作原理进行分析,并对输入级等电路的传输特性进行仿真验证,最后给出探测器阵列与读出电路芯片互连后的测试结果。结果表明该读出电路适用于小像素、大规模的红外焦平面阵列。

关键词:红外焦平面;读出电路;像素电路;快照;直接注入

中图分类号:TN432 **文献标识码:**A

Analysis of Large Scale CMOS Snapshot Readout Circuit for Focal Plane Array

LIU Zhen-yu, ZHAO Jian-zhong

(North China Research Institute of Electro-optics, Beijing 100015, China)

Abstract: A large scale, 640 × 512 pixel, readout integrated circuit (ROIC) with snapshot integration mode for cooled IRFPA has been fabricated using a standard 0.5μm double-poly double-metal (DPDM) CMOS process. The pixel pitch is 25μm and an improved direct injection (DI) input circuit is used. The integration control mode is integrate-then-read. In this paper, the circuit's structure and operation principle are analyzed first. Then, the transfer characteristic of the input unit cell is simulated and the testing results of an IRFPA interconnected with this ROIC are given at last. The results show that this ROIC is feasible for large format and small pixel IRFPA.

Key words: infrared focal plane array; readout circuit; pixel circuit; snapshot; direct injection

1 引言

红外焦平面阵列在工业、军事、医疗以及科学研究领域有着广泛的应用,比如夜视、红外探测和追踪。在红外成像系统里,读出电路肩负着把像素信号从红外焦平面阵列上读出并处理的功能^[1-2]。一个好的读出电路应该有大的电荷存储容量来提高动态范围。为了达到这个要求,通常会设计大的积分电容,而这与小的像素面积和高图像分辨率相冲突。因而,大面阵读出电路的像素电路应该简化从而获得足够大的积分电容来存储更多的电荷。

制冷型IRFPA属于光子探测器,读出电路所处理的电荷电流相当小(pA~nA数量级),故几乎所有的读出电路都采用电荷存储工作方式,或称积分

工作方式,以提高灵敏度和信噪比。就积分方式而言,也有行积分和帧积分之分。从理论上讲,后者更不失真地反映动态的原始图像,具有更高的灵敏度。但是,它对硅材料和集成制造工艺都有较高的要求。如果设计方案与材料、工艺不能很好匹配,将无法达到预期效果。

本文分析验证了一款高性能大面阵CMOS快照式制冷型红外焦平面用读出电路。像素电路采用改进DI结构,为了达到更高的帧频采取四通道输出设计。试验芯片已在0.5μm双硅双铝(double-

作者简介:刘震宇(1982-),男,硕士研究生,目前从事焦平面读出电路设计方面研究。E-mail: asklzy@163.com

收稿日期:2008-03-28

poly double-metal, DPDM) CMOS 工艺下试制。电路正常工作温度 77K,采用 5V 电源供电。此读出电路在室温及 77K 下测量结果成功地验证了电路功能。具体的读出电路结构和实验结果将会在下面给出。

2 读出电路结构

读出电路的性能直接影响红外焦平面阵列的质量。焦平面阵列对其读出电路要求比较苛刻:电荷存储容量要大,噪声低,动态范围大,功耗低,对红外探测器偏压控制良好,而且阵列尺寸和中心间距小。随着焦平面阵列规模成倍地增加,像元尺寸显著减小,限制了读出电路输入级的复杂程度和积分电容的容量。目前,读出电路已成为红外焦平面阵列进一步发展的瓶颈。

2.1 整体结构

图 1 是读出电路结构框图,包括逻辑产生电路、行/列选移位寄存器电路、像素电路、行读出电路(列放大器)和输出驱动电路。该电路用于从 640 × 512 元探测器阵列中读出每一像素的信号。逻辑电路模块产生所有的内部控制信号以简化外部应用系统。它只有两个输入,一是主钟 clk,一是积分控制信号 INT。行/列选电路提供行/列寻址时钟及读出顺序。同一列像素的输出端接到一条列线上,在每条列线的末端接一电荷放大器,每一电荷放大器的输出端通过列选移位寄存器,连接到输出驱动电路。

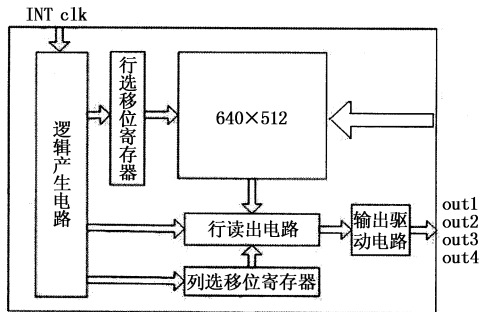


图 1 640 × 512 元读出电路结构框图

2.2 像素电路

图 2 是读出电路的电路原理图。该结构采用了改进的直接注入(DI)结构。像素电路仅包含三个晶体管,这样设计可以获得更大的积分电容。探测器电流流经 M_{DI} 并在积分电容上积分。探测器偏压由 V_{DI} 调整。积分时间永远由输入信号 INT 控制。所有 M_{DI} 的栅极同时驱动以实现快照操作模式。新的一帧开始, NMOS 管 M-Rst 复位像素电路。

此结构中,若电荷放大器中列运放的放大倍数足够大,则每条列线的电压是 V_{con} , 并保持不变,列线寄生电容 C_{bus} 不分享从各像素中转移出的电荷。因此,该结构可以消除列线寄生电容的影响^[4]。

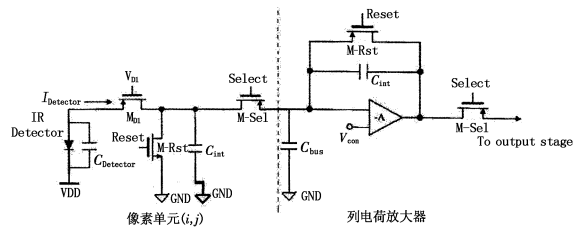


图 2 读出电路的电路原理图

2.3 探测器模型

像素电路中的探测器是工作于反向区的光电二极管,不同光照下光电二极管的 $I - V$ 特性如图 3 所示^[5]。图中暗特性指在完全没有光照的情况下,光电二极管的 $I - V$ 特性。

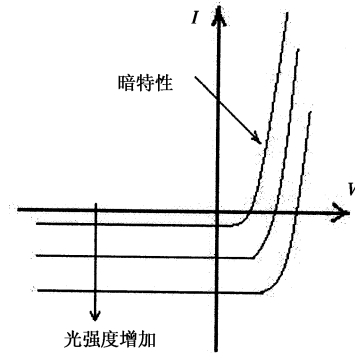


图 3 光电二极管 $I - V$ 特性

根据在不同光照下测得的光电二极管的 $I - V$ 特性数据,建立了探测器的模型,如图 4 所示。图中 D 为理想的结型二极管,恒流源 I_B 是无光照时光电二极管的暗电流,电流源 I_{photo} 用于仿真光电流,电阻 R_d 为工作点处的动态电阻,电阻 R_s 为串联电阻,电容 C_d 为工作点处的动态电容。仿真时可以据此模型,加入电注入管对读出电路单元进行仿真。

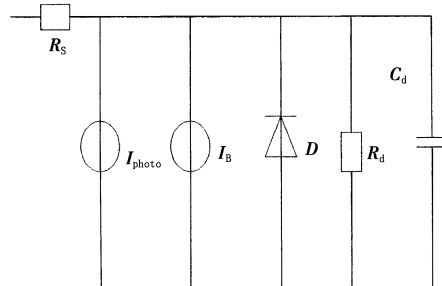


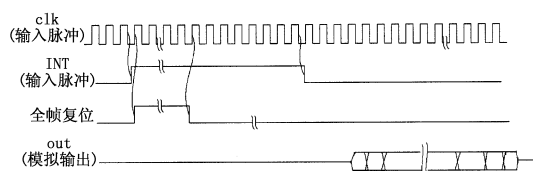
图 4 光电探测器的等效模型

因探测的红外辐射波长比可见光波长更长,所用半导体材料多为带隙很小的化合物半导体材料,以满足 $E_g < h\nu$ 的要求。光伏红外探测器通常工作在近似零偏压的反向偏置状态,主要是为减小探测器暗电流和提高响应速度也是为避免正向偏置时散粒噪声增大,以及输出信号的非线性。此时的光伏探测器实质上是工作在光电导模式下,即工作在

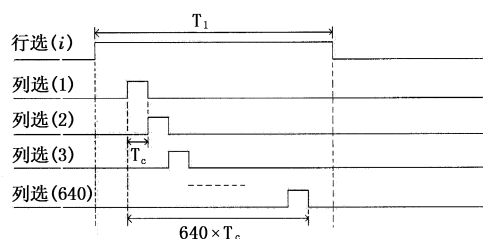
$I-V$ 特性曲线的第三象限,如图3所示。因此,一个高性能的电路应该提供一个稳定的、近似零偏的偏压来降低暗电流和探测器噪声。

2.4 工作时序

图5是该读出电路的工作时序图。每一个帧周期可以分为三个阶段:复位阶段、积分阶段和读出阶段。



(a) 读出电路的工作时序图



(b) 行读出时序图

图5 读出电路的工作时序图

INT信号的上升沿标志着一帧的开始。当INT信号变“高”时,复位阶段开始并且全部像素整体复位。复位时间通过计数主钟clk的周期来确定。所有像素中 M_{D1} 管的栅极连接在一起共同由一个信号控制,同时开始和结束积分,从而构成快照工作模式。

当全帧复位信号的下降沿到来时积分阶段开始,流经光电二极管的光电流开始积分到积分电容 C_{int} 上,积分时间是INT信号减去全帧复位信号所得的时间。

积分阶段后,每个像素信号开始逐行读出。当行选(1)为“高”时,第一行的像素信号流入列放大器,同时电荷到电压的转换也就完成。电荷转移之后,信号被建立和存储在列放大器上。之后列放大器通过列选开关连接到输出驱动电路,存储在列选放大器上的信号开始被逐列送到输出级。整行像素信号读出后列选放大器进行复位。当阵列所有行都被读出后,INT上升沿到来,新的一个帧周期开始。

该 640×512 元电路为4路输出,每四列作为一组同时输出。Out1输出第1,5,9, ..., 637列,Out2输出2,6,10, ..., 638列,依此类推,Out4输出4,8,12, ..., 640列。

3 分析与验证

采用 $0.5 \mu\text{m}$ 双硅双铝CMOS工艺提供的器件参数,对该读出电路进行了精确的Cadence仿真。

积分期间,积分节点的电压 $V(C_{int})$ 随时间的变化由公式(1)给出:

$$V(C_{int}) = \frac{I_{photo(i,j)} T_{int}}{C_{int}} \quad (1)$$

式中, T_{int} 是积分时间; C_{int} 是像素内的积分电容; $I_{photo(i,j)}$ 是像素pixel(i,j)的光电流。

对输入级仿真中, ($T_{int} = 1.5 \text{ms}$, $C_{int} = 0.5 \text{pF}$), 积分节点的电压 $V(C_{int})$ 在不同的电流 I_{photo} 下(分别为 0.2nA , 0.425nA , 0.65nA , 0.875nA 和 1.1nA)随时间变化如图6所示。由图看出,光电流不同时,电压 $V(C_{int})$ 随时间上升的斜率也不同,都有较好的线性度;而且电压 $V(C_{int})$ 可以被复位到 0V 。

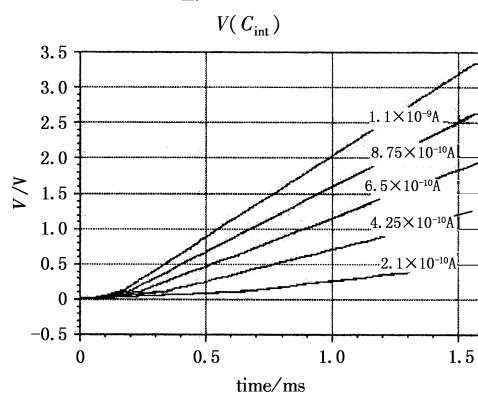


图6 不同注入电流下积分节点电压 $V(C_{int})$ 随时间的变化

差分输入的电荷放大器用于实现电荷到电压的转换,其输出端的电压 $V_{o(j)}$ 是光电流 $I_{photo(i,j)}$ 的函数,如公式(2)所示:

$$V_{o(j)} = V_{con} - \frac{C_{int}}{C_a} \left(\frac{I_{photo(i,j)} T_{int}}{C_{int}} - V_{con} \right) \quad (2)$$

式中, T_{int} , C_{int} , $I_{photo(i,j)}$ 的含义同公式(1)中的含义; C_a 是电荷放大器的反馈电容; V_{con} 是电荷放大器的参考电压。由公式(2)可知,合理设计电荷放大器的反馈电容 C_a 的大小,可以调节其输出摆幅。

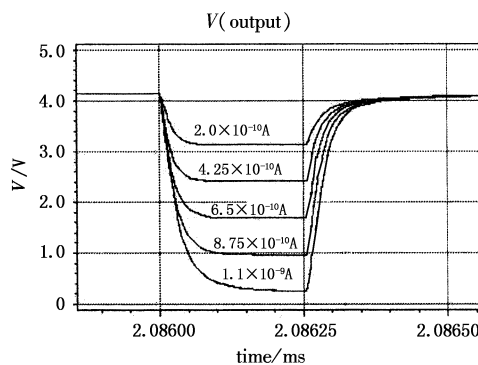


图7 不同注入电流下列放大器输出电压 $V(\text{output})$ 随时间的变化

在上述对输入级 $V(C_{int})$ 仿真结果的基础上,我们进一步验证读出电路的传输特性,仿真条件同上。

积分结束后,读出期间列电荷放大器输出端的电压 $V(\text{output})$ 随电流 I_{photo} 不同而变化,如图 7 所示。可看出随电流的线性增加或减少。

由公式(2)及本电路中取 $C_a = C_{\text{int}}$ 可知:

$$V_{o(j)} = 2V_{\text{con}} - \frac{I_{\text{photo}(i,j)} T_{\text{int}}}{C_{\text{int}}} \quad (3)$$

图 6 和图 7 的仿真结果给出的数据很好地与公式(3)相验证。

4 实验结果

在 $0.5\mu\text{m}$ 双硅双铝 CMOS 工艺下制成一颗试验芯片。像素尺寸为 $25\mu\text{m} \times 25\mu\text{m}$, 全芯片尺寸为 $18000\mu\text{m} \times 16500\mu\text{m}$ 。芯片版图如图 8 所示。版图上几乎全被像元电路(中心空白处)占据,数字电路部分和列放大器布置在像素电路周围。在 pad 旁设计了 ESD 保护以提高 ESD 可靠性。同时,也采用了一些混合信号中的降噪技术,如模拟电源和数字电源的分离,模拟地和数字地的分离,独立的衬底偏压等。

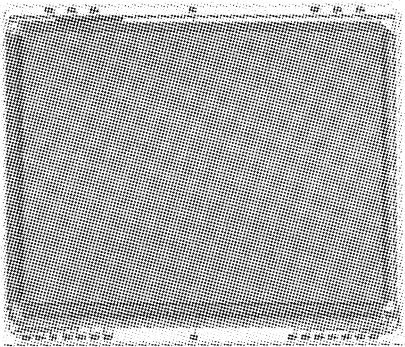


图 8 640×512 元试验芯片版图

为了完整地验证该读出电路功能,将读出电路与同规模 InSb 焦平面器件互联后进行整体测试。增大辐射强度(即增强光电流)或延长积分时间时,输出波形下降;减小辐射强度(即减弱光电流)或缩短积分时间时,输出波形上升。因此,现实测试结果也验证了理论分析。表 1 给出了该芯片的特征参数。

表 1 读出电路特征参数

输入级结构	直接注入(DI)
电源电压/V	5
阵列规模/元	640×512
工作温度/K	77
像素面积/ μm^2	25×25
输出摆幅/V	3
最大读出速度/MHz	4
帧频/Hz	100
芯片尺寸/ μm^2	18000×16500
功耗/mW	200
工艺	0.5 μm DPDM

最终的焦平面所成的红外图像如图 9 所示。由图像可知,该读出电路实现了当初的设计功能。



图 9 640×512 元红外焦平面所成红外图像

5 结论

本文分析并描述了一种大面阵(640×512 元)快照式制冷型红外焦平面用读出电路。折中考虑读出电路发展所要求面积小、功耗低和高性能之间的矛盾,采用改进的直接注入(DI)方式,像元结构简单从而保证了存储电容足够大,提高了读出电路的电荷处理能力,且该结构能有效消除列线寄生电容 C_{bus} 的影响,适合像元面积小、阵列规模大的红外焦平面。仿真和测试结果表明,该读出电路性能基本令人满意。

依据读出电路的特点及实用要求,必须设计一些高性能的电路关键模块,如本电路在噪声和功耗方面需要进一步加以改进。

参考文献:

- [1] R Cannata. Design and analysis of IR focal plane electronics[J]. SPIE Short Course Notes, Orlando, April 1997.
- [2] J L Vampola. Readout electronics for infrared sensors [J]. The Infrared and Electro-Optical Systems Handbook, Vol. 3, Chapter 5, SPIE Optical Engineering Press, 1993, 286-324.
- [3] 汪建平. 红外焦平面阵列的读出电路结构[J]. 传感器世界, 2005, 9: 29-32.
- [4] 陈中建, 李晓勇, 喻松林, 等. 一个 128×128 CMOS 快照模式焦平面读出电路设计[J]. 电子学报, 2001, 29(11): 1454-1457.
- [5] S G Chamberlain. Photosensitivity and scanning of silicon image detector arrays [J]. IEEE Journal of Solid-State Circuit, June 1969, SC-4: 333-342.