

无扫描激光雷达距离选通同步控制电路的设计

许毅玢¹, 徐 军¹, 赵法林¹, 李晓锋¹, 徐利国², 王 林³

(1. 第二炮兵工程学院, 陕西 西安 710025; 2. 第二炮兵青州士官学校, 山东 青州 262500;
3. 第二炮兵驻孝感地区军代室, 湖北 孝感 432100)

摘 要:无扫描激光雷达距离选通成像系统中同步控制装置的研究设计是系统的关键技术之一,直接关系到能否实现距离选通,能否得到目标的选通图像。在成像系统对同步控制装置的性能要求基础上,论文基于复杂可编程逻辑器件 CPLD 实现了脉冲激光器与选通 ICCD 摄像机的同步工作。通过 VHDL 语言设计出了具有纳秒量级的距离选通同步控制电路。此电路可以方便地进行脉冲宽度和延迟时间的选择,从而提高系统的成像质量和作用距离。

关键词:同步控制;距离选通;无扫描;脉冲延时

中图分类号:TN249 **文献标识码:**B

Design of the range-gated synchronization control circuit in scannerless lidar

XU Yi-bin¹, XU Jun¹, ZHAO Fa-lin¹, LI Xiao-feng¹, XU Li-guo², WANG Lin³

(1. The Second Artillery Engineering College, Xi'an 710025; 2. Qingzhou the Second Artillery Sergeant School, Qingzhou 262500; 3. The Second Artillery Military Representative Office in Xiaogan Areas, Xiaogan 432100, China)

Abstract: The design of the Range-gated synchronization control circuit is one of the key techniques in the scannerless lidar imaging system, which is directly related with the imaging of target. On the basis of the performance requirement to the synchronization control circuit of the imaging system, the paper realized the synchronization control of pulse lasers and gated ICCD camera based on CPLD. A nanoseconds range-gated synchronization control circuit is designed based on VHDL language. The circuit can improve its imaging quality and its action distance by conveniently adjusting pulse width and delayed time.

Key words: synchronization control; range-gated; scannerless; pulse delay

1 引言

传统的扫描式激光成像雷达存在着帧频低、体积大等缺点,因此很难被应用到精确制导武器上。为了克服这一不足,近年来无扫描激光雷达成像越来越引起人们的重视,由于没有机械扫描装置,可克服传统的扫描式激光雷达帧率低、视场小、体积大等问题。然而无扫描激光成像系统在雨、雪、雾等恶劣气候条件下工作时,由于受到后向散射的严重影响,图像对比度会大大下降^[1]。而采用距离选通技术可以有效地解决该问题,提高成像质量。距离选通技术是通过只收集目标区域所反射的能量,抑制后

向散射能量,使只有激光束覆盖部分和选通时间内所确定的景深可以在图像中反映出来。而同步控制技术是距离选通成像系统的关键技术之一,直接关系到能否实现距离选通,并得到目标的选通图像。

同步控制技术主要是通过一个同步控制电路,使脉冲激光器和 ICCD 摄像机同步工作,并通过实时地控制 ICCD 选通门的开关来达到距离选通的功能。本设计通过复杂可编程逻辑器件 CPLD 设计了

作者简介:许毅玢(1984-),男,硕士,主要从事强激光与光电对抗研究。E-mail: xuyb1013@163.com

收稿日期:2009-03-21;修订日期:2009-05-27

一种具有纳秒量级的距离选通同步控制电路^[2]。

2 无扫描激光雷达距离选通成像系统中同步控制电路的设计

激光距离选通成像系统^[3]主要由激光器、ICCD 摄像机、同步控制电路、发射光学系统、接收光学系统、图像采集处理系统和监视器等组成,如图 1 所示。激光器发射短激光脉冲,经过发射光学系统对目标进行照射。分出一小部分光,用 APD 管接收,经触发电路为同步控制电路提供延时基准脉冲。根据激光器到目标之间的距离确定同步控制电路的延迟时间。当从目标反射回来的激光脉冲到达 ICCD 摄像机的瞬间,同步控制电路的延迟时间到,同步控制电路产生选通脉冲,打开 ICCD 摄像机的选通门,让从目标反射回来的激光脉冲信号进入 ICCD 摄像机,根据所需要的观察景深确定选通门开启持续时间,在监视器上所获得的图像主要与目标的反射光有关。这样就可以去除大部分后向散射光,提高成像系统的信噪比。

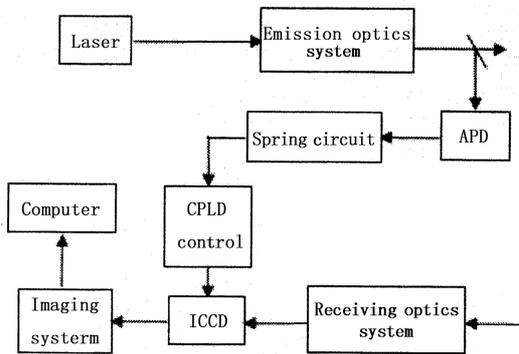


图 1 距离选通成像系统框图

距离选通同步控制系统主要是使激光器和 ICCD 摄像机同步,并且提供选通脉冲宽度和延迟时间选择。定时时间取决于激光脉冲传输到目标上再反射到接收器所需要的时间。图 2 给出了对 900 m 处目标,观察景深为 300 m 的理想距离选通成像的时序关系图。由于激光脉冲在 900 m 上来回渡越时间是 6 μs ,所以选通脉冲应在照明脉冲前沿后延迟 6 μs ,根据观察景深 300 m,选通脉冲门宽应该为 2 μs 。

图 2 中,波形 A 为激光脉冲照明输出;波形 B 为接收器接收到的脉冲激光投向目标的过程中产生的后向散射;波形 C 为激光脉冲由目标返回到接收器上的反射辐射;波形 D 为接收器的选通脉冲; τ 为延迟脉冲发生器的延迟时间; t_w 为接收器的选通脉冲宽度。

根据以上分析,我们设计了基于 CPLD 的同步控制电路,并且该电路可以方便地提供选通脉冲宽

度和延迟时间选择,以满足对不同性能参数的激光器和 ICCD 摄像机的同步控制以及对不同距离目标的选通成像^[4]。

同步控制电路由延时电路、脉宽可调的单稳态触发器以及分频电路等组成。

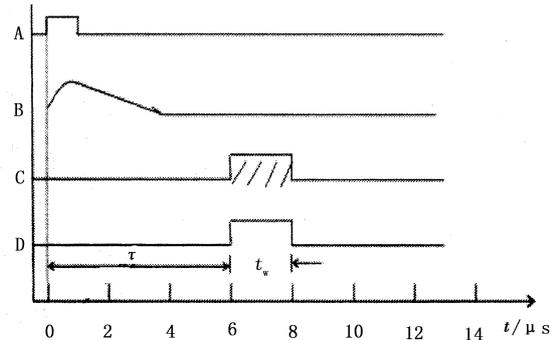


图 2 目标距离为 3 km 时的时序

设计的延时电路模块如图 3 所示,本设计中,CLK 的时钟信号,周期为 T ,若计数器的初值为 N ,则延时电路输出脉冲信号的宽度为 $(N - 1)T$ 。工作原理是:当 signal 端输入一正脉冲时,启动距离延迟部分 DELAY,延时模块中触发器的输出端为高电平,一路反馈至与门输入端,另一路经非门接至 DLY 端,DLY 从高电平变为低电平,开始延时,DELAY 延时单元中计数器按照设定的初值,进行减计数。当计数器减到 0 时,延时时间到,DLY 端由低电平变为高电平。

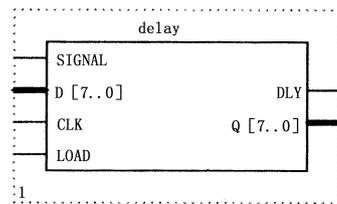


图 3 延时模块

设计的脉宽可调电路模块如图 4 所示,工作原理如下^[5]:当 DLY 端由低电平变为高电平,启动脉宽可调的单稳电路部分 3DANWEN,当计数器减到 0 时,输出脉冲达到设定宽度,计数器输出正脉冲,一路送至或门端,使置数端 load 有效,把初值重新置入计数器,为产生下一个脉冲做准备;另一路经反相器送至单稳电路中触发器的清零端,使触发器清零,Pulse 变低,使 CLK 不能进入计数器,计数器停止计数,从而完成一次单稳过程。当 signal 端下一个正脉冲到来时,又重复上述过程,从 Pulse 端输出完整的单稳态脉冲信号。

分频电路模块如图 5 所示,采用四个 74160 芯片级联构成的 10000 分频电路,从低到高依次从每个计

计数器的最高位 QD 可以得到 10 分频、100 分频、1000 分频、10000 分频。采用 10 MHz 晶振,产生 10 MHz 的时钟脉冲,经 10 分频,得到 1 μs 的时基信号。

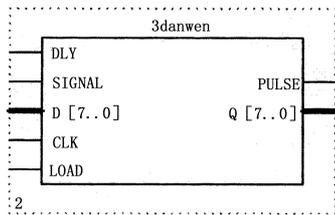


图 4 单稳电路模块

在实际工作中,距离选通成像系统会受到激光器、触发电路、同步控制电路、像增强器驱动电路等传输延迟时间的影响,并不能得到理想的同步时序,但是由于采用外触发同步控制方案,可以消除激光器传输延迟的影响;触发电路、同步控制电路和像增强器驱动电路的传输延迟时间都在纳秒量级,并且可以通过测试手段测得相应部分的时间延迟,这部分延时可以在同步控制电路中减去。因此,通过这样的时序电路设计,可以实现距离选通的同步控制功能。

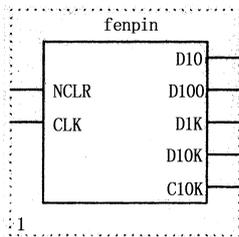


图 5 分频电路模块

3 仿真与实现

本设计采用了 Altera 公司的 CPLD 芯片 MAX3000 系列可编程逻辑器件的 EPM3128ATC100 - 10 作为控制电路的逻辑处理芯片。使用 VHDL 语言,在 Altera 公司的 EDA 开发工具 MAX + plus II 下,完成了同步控制电路的设计。并对电路进行了仿真,其电路原理图如图 6 所示。

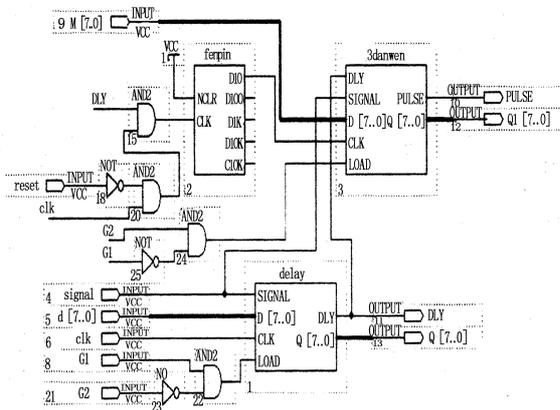


图 6 同步控制电路原理图

图 6 是根据各个功能模块的不同性能进行电气连线而成的,使其满足距离选通的性能要求,具体工作过程如下:

当 signal 端输入一个正脉冲信号时,启动同步控制电路中的距离延时模块 DELAY,则延时模块输出端 DLY 由高电平变为低电平开始延时,DELAY 延时单元中计数器按照设定的初值,进行减计数。当计数器减到 0 时,延时时间到,DLY 端由低电平变为高电平。从而启动脉宽可调单稳电路模块,单稳模块中的计数器同样也按照设定的初值开始做减计数,当计数器减到 0 时,计数器溢出,输出端 PULSE 输出选通脉冲,完成一个选通脉冲的过程。同时,重新将选通门宽和延迟时间初值置入,等待当下一个触发信号的到来,如此反复循环,不断地进行触发生成选通脉冲。

下面是用所设计的同步控制电路对距离 900 m 处,景深 300 m 的目标进行的仿真实验,仿真结果如图 7 所示。

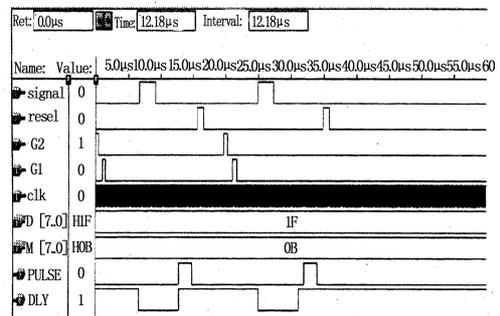


图 7 同步控制电路仿真波形

仿真过程中设定时钟周期为 200 ns,并预先置入了距离延迟时间 D[7..0] 为 1 F(6 μs),选通门时间 M[7..0] 为 0 B(2 μs),signal 为激光脉冲信号,reset 为复位信号。由图 7 可知,当发射一个激光脉冲,电路开始工作,延时电路 DLY 端产生 6 μs 的延时脉冲,随即单稳电路 PULSE 端产生 2 μs 的选通脉冲,从而实现目标的选通成像;当第二个激光脉冲到来时,电路又重复上述的延时选通工作,如此往复循环,不再需要人为控制^[6]。

4 结论

本文通过采用复杂可编程逻辑器件 CPLD 对距离选通成像系统中的同步控制电路进行了设计,该电路可方便的实现选通脉宽和延时的控制。虽然在实际电路中,会受到电路中的器件、引脚等延时的影响,但是可以通过对电路的调试和测量的方法获得其延迟的时间值,在进行编程置数时,通过其相应的修正来弥补这段时间造成的误差,从而实现了不同

距离处目标的成像。其设计结构相对紧凑,功能较为完善,为整个无扫描激光雷达成像系统的小型化和智能化提供了条件。

参考文献:

- [1] Driggers R G, Vollmerhausen R H, Devitt N, et al. Impact of speckle on laser range-gated shortwave infrared imaging system target identification performance[J]. *Optical Engineering*, 2003, 42: 738 - 746.
- [2] He Shan, Zhou Yan, Fan Song-tao, et al. Range-gated synchronization control circuit design based on FPGA[J]. *Infrared and Laser Engineering*, 2008, 37: 178 - 181. (in Chinese)
- [3] Xu Xiaowen, Fu Youyu, Guo Jin, et al. Key technique of laser range gated imaging[J]. *Laser Technology*, 2003, 27(6): 158 - 160. (in Chinese)
- [4] Chen Ming song, Zhang De kun, Zhou Sheng yuan, et al. The Design of the Synchronization Controlling Set for the Laser Underwater Imaging System by Distance Trigger[J]. *Journal of Guilin Institute of Electronic Technology*, 2001, 21(3): 6 - 9. (in Chinese)
- [5] Xu Xiaowen, Guo Jin, Fu Youyu, et al. The Design of the Synchronization Control Circuit Based on CPLD for the Range-gated Laser Imaging System[C]. 5th International Symposium on Test and Measurement Technology, 2003: 1893 - 1896.
- [6] Barry A Swartz. Laser range gate underwater imaging advances[J]. *IEEE*, 1994, 2(2): 722 - 727.