文章编号:1001-5078(2012)01-0013-05 ·综述与评论·

SOI材料在光电子学中的应用

陈媛媛[1],杨 笛[2]
(1. 北京工商大学计算机与信息工程学院,北京 100048;2. 中央民族大学理学院,北京 100081)

摘 要:SOI材料是应用于硅基光电子学中的一种重要的光波导材料。近年来随着SOI材料制备和加工技术的成熟,SOI基光波导器件的研究日益受到人们的重视。文章介绍了SOI材料在光电子学领域的一些具体应用,包括了在热光器件、电光器件、亚微米波导器件与光纤的耦合器以及光电子集成芯片等方面的最新研究进展。更小的波导截面尺寸是未来SOI光波导器件发展的必然趋势。

关键词:SOI;光波导;硅基;光电子学;热光;电光
中图分类号:TN252 **文献标识码**:A **DOI**:10.3969/j.issn.1001-5078.2012.01.003

Application of SOI materials in optoelectronics

CHEN Yuan-yuan[1], YANG Di[2]
(1. College of Computer and Information Engineering, Beijing Technology and Business University, Beijing 100048, China;
2. College of Science, Central University for Nationalities, Beijing 100081, China)

Abstract: SOI (silicon-on-insulater) material is an important kind of optical waveguide materials for silicon-based optoelectronics applications. In recent years, with the maturation of facture and manufacture technology of SOI material, the research on SOI-based optical waveguide devices have attracted more and more attentions. In this paper, the specific application of SOI material in silicon-based optoelectronics are introduced, including the recent developments in thermo-optic devices, electro-optic devices, optical coupler which connects sub-micron optical waveguide and fiber, integrated optoelectronic chip etc. Smaller waveguide cross-section is the developing direction of SOI-based optical waveguide devices in the future.

Key words: SOI(silicon-on-insulater); optical waveguide; silicon-based; optoelectronics; thermo-optic; electro-optic

1 引 言

绝缘衬底上的薄膜硅材料(silicon-on-insulator, SOI)是一种新型的Si材料,作为绝缘体的材料通常为SiO_2,也有采用SiON或蓝宝石的,其中采用Si/SiO_2/Si结构的SOI光波导研究得最多。早期的SOI材料主要是应用于微电子学技术中,SOI还可以制作各种高性能及抗辐射电子电路。20世纪90年代以后,SOI材料才开始用于导波光电子器件的研究,可以用来制作SOI光波导、SOI无源导波器件以及SOI有源导波器件(主要是调制器和光开关)。近年来,随着硅基集成光学发展,SOI材料以其良好的导波性能在导波光学器件和光电子器件方面获得了越来越广泛的应用。

SOI材料应用于光电子学中制作光波导器件具有很多优点:SOI光电子工艺与标准的CMOS工艺完全兼容,为实现高集成度的光电子回路提供了可能;SOI材料具有很好的导波特性,传输损耗小;导波层硅和限制层二氧化硅之间的折射率差很大,单个器件有可能做得很小,有利于大规模集成;制备技术成熟多样,成本低廉。目前,SOI材料的制备技术已经比较成熟,拥有氧离子注入、键合背向腐蚀、区融再结晶、注氢智能剥离等多种技术。加工工艺的

作者简介:陈媛媛(1979-),女,博士,副教授,主要从事半导体光波导器件的研究。E-mail:chen.yy@163.com
收稿日期:2011-05-05;**修订日期**:2011-07-06

改善使 SOI 波导传输损耗不断降低,最低传输损耗可达到 0.1 dB/cm[1]。

在 WDM(波分复用)通信光网络中,光开关作为基本器件有着重要的应用。最为核心的应用是在网络交叉互联(OXC)及光信号上下路(OADM)中起着重新分配信号走向,与复用、解复用器,波长变换器等其他器件共同实现的网络的空间交换和波长交换,以及光信号的上下路等功能。光调制器和光开关在工作原理及器件结构上都极为类似(光调制器可以看作 1×1 的光开关)。光开关及调制器也是实现光互连的关键器件,是通过光互连的方式突破电子互连瓶颈的根本所在。在光互连领域应用的光开关及调制器需要具有高速、小尺寸、低损耗等基本特性。本文主要介绍了近年来 SOI 材料在光电子学领域中的应用,主要是一些 SOI 基光波导器件包括光开关、调制器、耦合器等等国际国内的研究进展。

2 热光器件

热光器件指的是利用材料的热光效应所制成的光波导器件。所谓热光效应是指光介质的光学性质(如折射率)随温度变化而发生变化的物理效应。典型的硅基热光开关材料有 SiO_2、Si 等。硅基热光波导器件相对于其他类型的光开关调制器件有明显的优点,如制作简单、成品率高、成本低、易于集成等。然而缺点也很突出,如开关时间长(毫秒,微秒量级),但是这些缺点在一定程度上可以通过结构上的精心设计加以改进。比如适当增加调制区长度缩短开关时间、采用紧凑的结构减小器件尺寸和功耗等。这些改进也使得热光开关成为光网络,尤其是大容量光网络看好的光开关,尤以 SiO_2 和 SOI 热光开关阵列的发展让人瞩目。

Si 是一种很好的热光开关材料,具有大的热光系数和高的热导率,在波长为 1.55 μm 时,分别为 1.86×10^{-4}/K 和 156 W/m·K。因此 SOI 热光开关的响应速度比其他材料如 SiO_2 和聚合物的要快,可以达到微秒量级甚至更小。目前国际上 SOI 热光开关的研究成果主要有:芬兰 Helsinki 大学和 VTT 研究所在 2004 年共同报道了 2×2 的马赫-曾德干涉仪(Mach-Zehnder interferometer, MZI)热光开关[2],开关是基于 10 μm×9 μm 的大截面脊型 SOI 单模波导。开关由数字信号处理器和简单的电子回路驱动,采用差分控制技术获得快速响应,响应时间小于 1 μs。在大规模开关阵列研究方面,中科院半导体所[3]报道了 16×16 光开关阵列,器件的消光比为 13.8~24.2 dB,开关单元为采用多模干涉(multi-mode interferometer,MMI)耦合器作为分束/合束器,MZI 结构的 2×2 开关,如图 1 所示,开关单元的功耗为 210~230 mW,响应时间小于 3 μs。将 SOI 纳米线引入到热光开关中,有助于器件尺寸和功耗的减小。Chu 等人[4]首次报道了基于纳米线波导的 1×1,1×2 和 1×4 的 MZI 干涉型热光开关。光开关中采用的纳米线波导的横截面尺寸为 300 nm×300 nm,这些热光开关器件所占的面积分别为 140 μm×65 μm,85 μm×30 μm 和 190 μm×75 μm,消光比超过 30dB,开关功耗低于 90 mW,开关响应时间小于 100 μs。

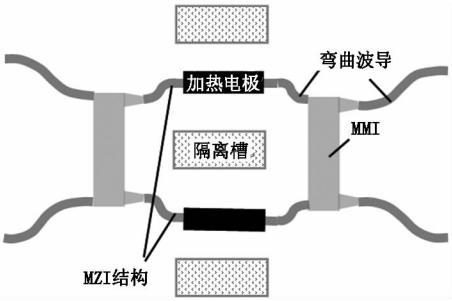


图 1 MMI-MZI 型 2×2 开关单元的结构示意图

虽然热光器件制作简单,但由热光效应所决定了其器件响应速度相对较慢。即使是热光系数很大的 SOI 器件,利用过冲驱动的方式也只能使其工作速率提高到 MHz 量级,难以实现更高的比如 GHz 的工作速率。因此,对于器件调制速率要求比较高的场合,将目光转向响应时间在纳秒量级的电光器件也是必然的选择。当然热光波导器件的研究成果也为电光器件的研制打下了良好的基础。

3 电光器件

高速电光调制器不仅是未来光交叉互连(OXC)和光分插复用(OADM)系统中的核心器件,而且在芯片光互连和光计算技术中也具有很大的应用前景。高速硅基调制器是除了硅基光源之外最具有挑战性的领域,研究意义重大。而硅作为一种中心反演对称得晶体,没有线性电光效应,Pockels 线性电光系数为零。硅中的 Kerr 效应也非常弱,即使加 $10^4\sim3\times10^5$ V·cm^{-1}的电场,产生的折射率改变也仅为 $10^{-8}\sim10^{-5}$。因此人们一度认为实现硅基高速调制是不可能的。然而 SOI 材料以它在成本、制作工艺、电学与光学特性等方面巨大的优势,仍吸引着研究人员不懈努力,终于在近几年取得了突破。目前高速的光调制和开关一般都是利用硅材料的等离子色散效应来实现。通过在光波导上集成不同的电学结构可以实现自由载流子的注入、积累、耗尽或

反转,使载流子浓度发生改变,从而引起折射率(或吸收系数)的相应变化。常用的电学结构有正向偏置 PIN 二极管、反向偏置 PN 结、MOS 电容以及场效应晶体管(FET)等。2008 年,Intel 公司报道的硅基调制器测试得到的 3 dB 带宽高达 33 GHz,并实现了 40 Gb/s 的非归零(NRZ)信号调制[5]。如图 2 所示,该调制器由硅基波导型 MZI 干涉器和反向 PN 结结构构成。在调制器工作时对 PN 结施加反向偏压,结区附近的电荷耗尽区便会展宽,耗尽区内折射率随之增加。由于耗尽区内的折射率变化较小,需通过合理设置 PN 结位置来实现光场与耗尽区的良好重叠。基于类似原理的高速调制器件还有 C. A. Barrios 等人提出的调制区结构为 F - P 腔的电光调制器以及 Q. Xu 等人提出的基于 SOI 脊形波导的微环结构电光调制器,特别是后者,响应时间可以低至 200 ps[6-8]。

随着高速电光调制器件的研制成功,人们必然进一步再追求小尺寸、集成度高的硅波导器件。而扩大器件规模的关键就是减小单个波导的尺寸。现在半导体工艺的加工能力的提高为其提供了方向。半导体加工工艺已经进入了光波波长的范围,人们可以很容易地设计加工出小于光波波长(350 ~ 400 nm)的各种亚微米光波导结构。当然亚微米波导器件的出现也带来了与光纤耦合困难的问题,因此各种耦合器件的研究也就应运而生。

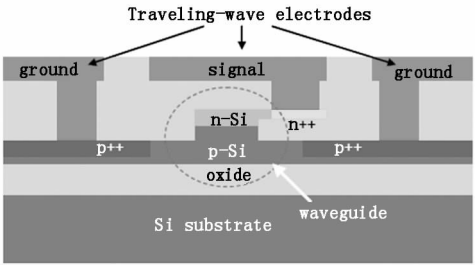


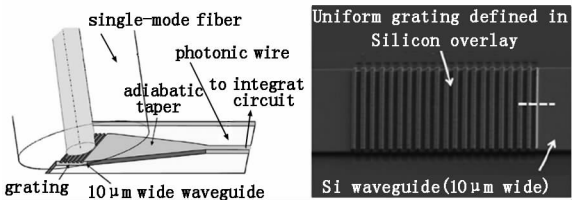
图 2　Intel 公司的 40 Gb/s 高速反向 PN 结型调制器

4　亚微米波导器件与光纤的耦合

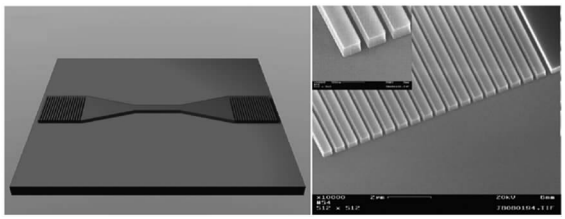
早期的硅基光波导主要大截面的 SOI 脊形波导,其制作工艺简单,同单模光纤的耦合匹配良好。但是硅波导器件的尺寸也受限于较大的波导截面,波导弯曲半径通常在毫米或厘米量级才能将弯曲产生的辐射损耗控制在可以接受的范围,非常不利于大规模集成。当波导截面尺寸缩小之后,模场面积随之缩小,弯曲损耗也大幅降低,使得光子器件会变得更为紧凑。此外,波导尺寸缩小会降低有源器件的 RC 延迟,提高器件的电学响应速度。因此,随着 CMOS 工艺制作线宽的减小,小尺寸、低损耗的硅光子线波导成为波导器件的主要发展方向。目前横截面尺寸仅为 510 nm × 226 nm 的 SOI 条形波导的传输损耗已经减小到 1.7 dB/cm[9],半径为 1 μm 的亚微米 SOI 波导的弯曲损耗也仅为(0.086 ± 0.005) dB/90°[10]。众多基于硅光子线波导的无源器件也先后被研制出来,包括半径仅为 1.5 μm 的微环滤波器[11],插入损耗仅为 0.2 dB 的 T 分支功率分束器[12],1 × 8 H 树型时钟分配回路[13],尺寸仅为110 μm × 93 μm 的 9 通道阵列波导光栅(AWG)[14],$Q \sim 3 \times 106$ 的超高 Q 值微盘谐振腔[15]等等。这些无源器件无论是在功能还是在性能上,都已经接近甚至超过了传统大尺寸光波导器件。

但随着 SOI 波导尺寸的减小,光纤和波导的耦合比以往要困难得多。由于目前常用的亚微米单模 SOI 波导中的模斑尺寸小于 1 μm,而光纤中的模斑尺寸为 8 ~ 10 μm,光从光纤进入这种小尺寸的波导经常会带来很大的损耗,其原因在于二者之间模斑尺寸以及有效折射率的失配,这将导致辐射模以及背反射的出现。因此需要设计耦合器来降低耦合损耗。耦合器按照耦合方式可以大致分为两类:端面耦合和平面耦合。端面耦合是光纤通过端面直接将光耦合进波导的方法,通常的方法有水平楔形模斑变换器、垂直楔形模斑变换器、反向楔形模斑变换器等、透镜耦合器等。但这些结构的制备非常困难,而且制作容差小,还需要侧面抛光,封装困难,不适应大规模集成光路的发展。光栅耦合器作为一种平面耦合器成为波导耦合研究的热点,因为光栅的面积和光线芯径尺寸相近,所以具有很大的对准容差,易于封装。并且它可以在芯片的任意位置实现信号的输入输出,大大增加系统的灵活性。可以实现无需划片抛光的耦合方式,便于光电芯片的在线测试与封装。Ghent 大学于 2008 年研发出一种垂直型耦合器[16]。该耦合器基于一种衍射光栅结构,由于光栅的衍射作用,近似垂直入射的光耦合进入平面波导,再经过一个正向锥形波导将光场过渡到亚微米波导中,耦合方便,对准容差大。经过光栅结构的优化设计,并在耦合区的顶层硅上生长一层非晶硅作为折射率缓冲层,能够大幅提升耦合效率,实验对 TE 模式耦合测得约 55% 的耦合效率。2009 年,IBM 公司报道了一种用 CMOS 兼容工艺制作的光栅耦合器[17]。该耦合器对光栅的占空比进行了特别的设计,能够实现对 TE 和 TM 模的高效耦合,实验测得对 TE 模和 TM 模的耦合损耗分别为 -3.6 dB

和 -4.1 dB,3 dB 耦合带宽约为 50 nm。光栅耦合器结构如图 3 所示。这些耦合器的研究有助于解决亚微米器件和光纤的耦合问题,如果能够将耦合损耗降低到更理想的程度,相信很快会有更多高性能的 SOI 光子器件被报道出来。



(a) Ghent 大学光栅耦合器



(b) IBM 公司的光栅耦合器

图 3 光栅耦合器结构

5 光电子集成芯片

各种性能优异的分立器件的研究成功也催生了硅基光电子集成芯片的重大突破。在 2008 年 IV 族光子学会议上,美国 Luxtera 公司[18]报道了他们的单片集成 4×10 Gb/s 波分复用(WDM)光收发器,如图 4 所示,该芯片采用标准的 130 nm SOI CMOS 工艺制作而成。除了光源是通过光纤外接之外,光波导、光调制器、波分复用器、Ge 探测器等都被集成到了同一芯片上。它共有 4 个传输通道,每个通道都可以实现低误码率($BER < 10^{-12}$)的高传输速率(10 Gb/s),波分复用后,总的数据传输率就达到了 40 Gb/s。

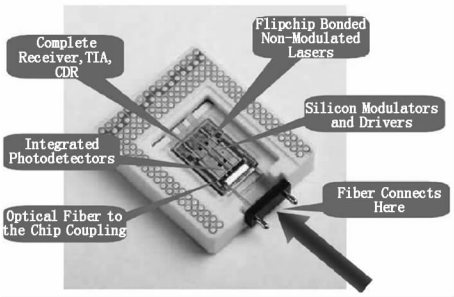


图 4 Luxtera 公司的 40 Gb/s 硅基光收发芯片

高速光电集成芯片的诞生标志着硅基光子学发展的一个里程碑。硅基光子学不再局限于实验室的研究,而向实用化、产品化迈出了一大步。硅基光子学器件正在快速与微电子学的 CMOS 制造工艺、测试和封装技术相融合,成为看得见摸得着的产品。硅基光子器件和电子器件集成在同一基片上的成熟产品将成为可能。

6 结束语

SOI 材料近年来在光电子学领域的广泛应用不仅得益于成熟和商品化的 SOI 材料制备技术,也有赖于对新型的器件结构的探索以及不断发展进步的基于硅材料的微纳米加工技术。SOI 材料与 CMOS 工艺兼容,传统的光学光刻和刻蚀工艺很容易应用于制作光波导器件。而随着主流的单模硅基波导的截面尺寸降至亚微米甚至纳米级别,对硅的微纳米加工技术也提出了更高要求。亚微米量级的 SOI 基波导通常需要采用分辨率更高的电子束曝光(EBL)和先进的电感耦合等离子体刻蚀(ICP)技术制作。相信在不久的将来,随着硅基微纳米加工的深入研究和技术水平的不断提高,肯定会有更多高性能的 SOI 基光电子器件涌现出来,为硅基光子学的时代添上浓墨重彩的一笔!

参考文献:

[1] U Fischer, T Zinke, J R Kropp, et al. 0. 1 dB/cm waveguide losses in single mode SOI rib waveguides [J]. IEEE Photon. Technol. Lett. ,1996,8:647 - 648.

[2] M Harjanne, M Kapulainen, et al. Sub-μs switching time in silicon-on-insulator mach-zhnder thermooptic switch [J]. Photon. Technol. Lett. ,2004,16:2039 - 2041.

[3] Chen Yuanyuan, Li Yanping, Sun Fei, et al. SOI-Based 16×16 thermo-optic waveguide switch matrix [J]. Chinese Physics Letters,2006,23 (7):1823 - 1825.

[4] Chu T, Yamada H, Ishida S, et al. Compact 1 ×N thermo-optic switches based on silicon photonic wire waveguides [J]. Opt. Express,2005,13 (25):10109 - 10114.

[5] A Liu L, Liao D Rubin, J Basak, et al. Recent development in a high-speed silicon optical modulator based on reverse-biased pn diode in a silicon waveguide[J]. Semiconductor Science And Technology, 2008, 23 (6): 064001,1 - 7.

[6] C A Barrios, V R Almeida, R R Panepucci, et al. Compact silicon tunable fabry-pérot resonator with low power consumption[J]. IEEE Photonics Technology Letters,2004, 16(2):506 - 508.

[7] C A Barrios, V R Almeida, M Lipson. Low-power-consumption short-length and high-modulation-depth silicon electrooptic modulator[J]. Journal of Lightwave Technology,2003,21(4):1089 - 1098.

[8] Q Xu, B Schmidt, S Pradhan, et al. Micrometre-scale silicon electro-optic modulator[J]. Nature,2005,435:625 -

627.

[9] Fn Xia, L Sekaric, Y Vlasov. Ultracompact optical buffers on a silicon chip[J]. Nature Photon. ,2007,1(1):65 – 71.

[10] Yurii A Vlasov, Sharee J McNab. Losses in single-mode silicon-on-insulator strip waveguides and bends[J]. Optics Express,2004,12(8):1622 – 1631.

[11] Qianfan Xu, David Fattal, Raymond G Beausoleil. Silicon microring resonators with 1.5 μm radius[J]. Opt. Express,2008,16:4309 – 4315.

[12] Atsushi Sakai, Tatsuhiko Fukazawa, Toshihiko Baba. Low loss ultra-small branches in a silicon photonic wire waveguide[C]. IEICE Transactions on Electronics,2002, E85 – C(4):1033 – 1038.

[13] Tatsuhiko Fukazawa, Atsushi Sakai, Toshihiko Baba. H-tree-type optical clock signal distribution circuit using a Si photonic wire[J]. Japanese Journal of Applied Physics, 2002,41(12B):1461 – 1463.

[14] Tatsuhiko Fukazawa, Fumiaki Ohno, Toshihiko Baba. Very compact arrayed-waveguide-grating demultiplexer using Si photonic wire waveguides[J]. Japanese Journal of Applied Physics,2004,43(5B):673 – 675.

[15] Mohammad Soltani, Siva Yegnanarayanan, Ali Adibi. Ultra-high Q planar silicon microdisk resonators for chip-scale silicon photonics [J]. Opt. Express, 2007, 15: 4694 – 4704.

[16] G Roelkens, D Vermeulen, Van Thourhout, et al. High efficiency diffractive grating couplers for interfacing a single mode optical fiber with a nanophotonic silicon-on-insulator waveguide circuit[J]. Appli. Phys. Lett. ,2008,92(13): 131101,1 – 3.

[17] B Jens, et al. CMOS compatible cost-efficient fabrication of SOI grating couplers[J]. Microelectronic Engineering, 2009,86,4 – 6:1114 – 1116.

[18] T Pinguet, B Analui, et al. Monolithically integrated high-speed CMOS photonic transceivers[C]. IEEE 5th International Conference on Group IV Photonics, 2008, FB1: 362 – 364.