文章编号:1001-5078(2021)05-0625-04

·红外材料与器件·

分子束外延材料表面平整度的研究

王　丛,高　达,师景霞,谭　振
(华北光电技术研究所,北京 100015)

摘　要:分子束外延 Si 基 HgCdTe 材料的表面平整度对红外焦平面组件的制备有重要的影响。分子束外延的 Si 基复合衬底作为 HgCdTe 分子束外延的衬底材料对最终外延材料的表面平整度的影响较大。本文通过研究工艺过程中各外延因素对 Si 片和衬底材料表面平整度的影响,通过实验发现脱氧工艺的高温影响最大,其次是 Si 片自身的表面平整度和外延膜层的厚度。因此要获得低表面平整度的 Si 基复合衬底必须满足以下三个条件:低 Si 片表面平整度,低脱附工艺温度,低外延膜厚。

关键词:表面平整度;Si;复合衬底;HgCdTe
中图分类号:TN213　　**文献标识码:**A　　**DOI:**10.3969/j.issn.1001-5078.2021.05.013

Study on the film surface flatness by molecular beam epitaxy

WANG Cong, GAO Da, SHI Jing-xia, TAN Zhen
(North China Research Institute of Electro-Optics, Beijing 100015, China)

Abstract: The surface flatness of molecular beam epitaxy Si-based HgCdTe material has an important influence on the preparation of infrared focal plane components. The Si-based composite substrate of molecular beam epitaxy as the substrate material of HgCdTe molecular beam epitaxy has a greater impact on the surface flatness of the final epitaxial material. In this paper, by studying the influence of various epitaxial factors on the surface flatness of Si wafers and substrate materials during the process, it is found through experiments that the high temperature effect of the deoxidation process is the largest, followed by the surface flatness of the Si wafer itself and thickness of the epitaxial film. Therefore, to obtain a Si-based composite substrate with low surface flatness, the following three conditions must be met: low Si wafer surface flatness, low desorption process temperature, and low epitaxial film thickness.

Keywords: surface flatness; Si-based; composite substrate; HgCdTe

1　引　言

随着三代焦平面器件的发展,大面阵双多色低成本的 HgCdTe 器件成为红外焦平面探测器的重要角色。其中替代衬底 Si 基 MBE 外延的 HgCdTe 材料以其面积大,成本低,机械强度高,与读出电路热匹配度好,在线掺杂双多色等优点占据了红外探测器材料的重要地位。在中波中小型的面阵规模下,Si 基 HgCdTe 材料成功制备了性能优良的探测器。随着面阵规模的进一步提升,达到百万像素,甚至近千万像素规模的要求下,器件工艺对材料的要求也越来越高。在最近的研究中发现,材料的表面平整度对器件工艺中光刻和倒装互联的影响较大。进一步提升器件工艺是必要的要求,但同时也应该把降低材料的表面平整度的作为一个研究重点,将其控制在一个较低的范围内,降低器件工艺的难度。

作者简介:王　丛(1986 -),男,硕士,高级工程师,主要从事 MBE 红外材料研究。E-mail:woco545@qq.com
收稿日期:2020-09-03

2 实验方案

2.1 应力产生机理

外延材料产生翘曲是在外延过程中存在应力造成的材料形变。

2.1.1 定性理论

人们通过对薄膜应力和微观结构的广泛研究，提出了不少薄膜应力起源的物理模型[1]，其中比较重要的、能部分说明问题的有 Winosita 模型、Kilcook 模型、Bauer 模型、Klockholm 模型以及 Hoffman 模型。前 3 个模型比较适用于不连续的或者部分连续的薄膜，或者很薄的连续薄膜；后 2 个模型较适用于比较厚的连续薄膜。

最近，一种基于改进 TFD（Thomas-Fermi-Dirac）理论[2]的新机制被用于解释薄膜中内应力的产生。这一解释认为，薄膜材料和基底材料表面电子密度的差异是内应力的起因，在薄膜与基底的界面处，表面电子密度必须保持连续。这一理论揭示了控制和减小薄膜内应力的一些途径：在材料筛选上，选择合适的薄膜材料可以一定程度地防止高应力的产生；在尺寸设计上，由于内应力的大小与薄膜基底的厚度比成反比，厚度比越小，薄膜中内应力越大，所以适当加厚薄膜可以减小内应力。

总之，人们对于薄膜应力产生机理的研究已经取得了大量的成果，然而这些模型基本上都是定性或半定量的，每个模型本身只能说明部分实验事实[3-5]。

2.1.2 Stoney 应力公式

在实际应力测试中，一般都采用曲率法计算薄膜应力，应用 Stoney 公式[6-7]：

$$\sigma = \left(\frac{E}{1-\nu}\right)_s \frac{t_s^2}{6\,t_f}\left(\frac{1}{r}-\frac{1}{r_0}\right) \tag{1}$$

式中，t_f 和 t_s（$t_f \ll t_s$）分别对应于薄膜和基底的厚度；r 为曲率半径；r_0 为初始曲率半径；E 和 ν 分别是基底的弹性模量和泊松比。如果测量出 r 的前后变化（$\Delta\left(\frac{1}{r}\right)=\left(\frac{1}{r}-\frac{1}{r_0}\right)$）即可计算出 σ。

假设初始 r_0 为无穷大，即材料为平整的表面。将公式(1)转化为公式(2)的形式：

$$r = \left(\frac{E}{1-\nu}\right)_s \frac{t_s^2}{6\sigma\,t_f} \tag{2}$$

定义平整度为图 1 所示。假设衬底在应力的作用下均匀形变，根据图 1 平整度 Fl 数值定义为：

$$\mathrm{Fl} = r - \sqrt[2]{r^2 - R_0^2} \tag{3}$$

在使用的晶圆材料体系中，一般平整度的数值量在 μm 级别，而材料尺寸在 mm 级别。R_0 可近似的认为是衬底材料的半径，所以可认定 $R_0 \gg \mathrm{Fl}$ 成立。在此条件下，对公式(3)进行推导：

$$r = \frac{R_0^2 + \mathrm{Fl}^2}{2\mathrm{Fl}} \overset{R_0 \gg \mathrm{Fl}}{\Rightarrow} r = \frac{R_0^2}{2\mathrm{Fl}} \Rightarrow \mathrm{Fl} = \frac{R_0^2}{2r} \tag{4}$$

假设 σ 不变，根据公式(2)材料的曲率半径 r 和外延膜厚 t_f 成反比——外延膜层越薄，材料的曲率半径越大，即材料平整度 Fl 越低。

联立公式(2)和(4)：

$$\mathrm{Fl} = \left[3\left(\frac{1-\nu}{E}\right)_s \frac{R_0^2}{t_s^2}\,t_f\right]\sigma \tag{5}$$

从公式(5)可以看出，在确定的衬底材料和外延膜厚情况下，Fl 和 σ 是等价的。

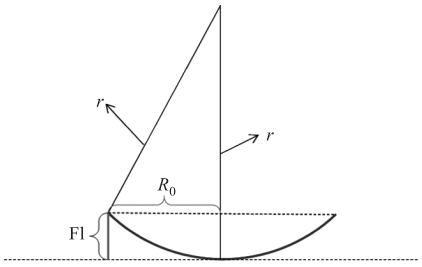

图 1 平整度（Flatness，Fl）示意图

Fig. 1 Schematic diagram of Flatness (Fl)

2.2 实验设计

根据前期实验的基础，推测影响材料平整度的重要的因素为 Si 片自身平整度、Si 片受热程度、Si 片外延膜厚等。本文针对三因素设计实验进行验证，如表 1 所示。

①不同平整度 Si 片加热实验，测量在同样的加热温度 980 ℃下，不同初始平整度的 Si 片的受热平整度变化情况；

②Si 片不同温度加热实验，测量同样的初始平整度（<0.01 μm）Si 片，在不同加热温度的条件下平整度变化的情况；

③Si 片外延衬底实验，测量外延薄膜后（脱氧温度 750 ℃），复合衬底的平整度变化情况。

实验所使用的加热和外延设备均采用 DCA 公司生产的 P600 型号 MBE 外延系统。实验用 Si 片由国内厂商生产，规格为 3 in（211）晶向双抛定制 Si 片。Si 片在实验前采用改进的湿化学工艺进行清洗，去除表面的自然氧化层，并用 -H 进行钝化。实

验前后均使用 Bruker 公司 Bruker GT 表面轮廓仪测量材料中心 50 mm × 50 mm 范围内的形貌情况(Rt),作为测试平整度的标准。

表 1 实验方案

Tab. 1 Experimental scheme

①不同平整度 Si 片加热实验		②Si 片不同温度加热实验		③Si 片外延衬底实验	
1682	0.007 um	1681	750℃	1681	0.00 um
#1	11.827 um	1678	850℃	1685	1.41 um
#2	19.067 um	1684	900℃	1686	3.27 um
①加热温度 980℃ ②平整度 <0.01 μm ③脱氧温度 750 ℃		1680	950℃	1687	4.46 um
		1682	980℃	1688	5.60 um

3 实验结果分析

3.1 不同平整度 Si 片加热实验

实验①的测试结果如图 2 所示,图中加热后测量的 Si 片的平整度数值用黑色(■After)的方块表示,加热后平整度与 Si 片本身平整度的差值用菱形块(◆Diff)表示。从图 2 可以明显看出,随着初始 Si 片自身平整度度的增加,加热后的 Si 片平整度的增加会越发明显。由于实验样本较少,无法严格证明加热后的平整度变化是线性变化,但是其增加的趋势是非常明显的。说明热处理本身会增加 Si 片的平整度,Si 片自身的初始平整度越大,加热后平整度的变化就越大。这一现象表明,若想加热后获得低的平整度值,初始的 Si 片平整度要尽可能的低。

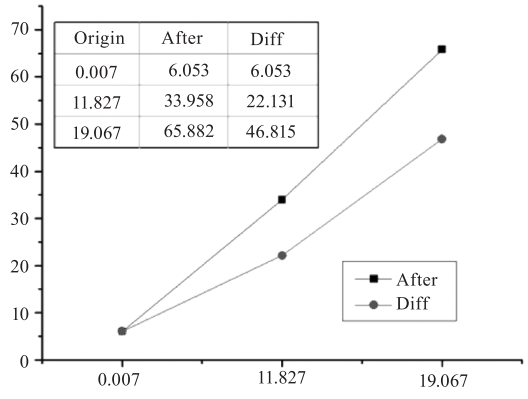

图 2 不同平整度 Si 片热处理后平整度的变化

Fig. 2 Variation of flatness of Si wafers with different flatness after heat treatment

3.2 Si 片不同温度加热实验

在实验①中使用 980 ℃加热温度是复合衬底脱氧工艺中使用的温度值,在整套工艺中是最高温度。脱氧的高温会对 Si 片的变形产生较大影响,可以通过改进湿化学工艺来降低脱附温度。现在复合衬底工艺中一般采用 H 钝化湿化学工艺清洗 Si 片,该工艺完成后会在 Si 片表面形成一层 H 钝化层。H 钝化层的脱附温度很低,在实验中 ~600 ℃开始脱附,但为了脱附完全最低温度设定的更高一些。

实验②使用的 Si 片在湿化学处理前均经过白光干涉仪的测量,平整度的数值都 <0.01 μm,可以认为初始状态都是统一的。实验②的测试结果如图 3 所示,图中明显的可以看到随着加热温度的升高,平整度值也呈升高线性升高趋势,如图中的趋势线(R^2 =0.976)所示。

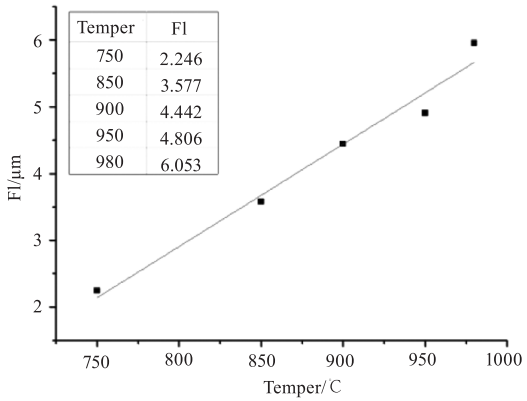

图 3 Si 片不同温度加热平整度变化

Fig. 3 Variation of flatness of Si wafers heated at different temperatures

值得注意的是在加热温度超过 900 ℃之后,Si 片上会出现滑移线(实验①中所有的 Si 片都有滑移线)。这是由于热应力引起材料在微观区域出现的表面线缺陷,这种缺陷是不可逆的。经过测量发现,滑移线的高度差可达十几 μm,高度差几十 μm 的滑移线也可能存在。

从实验的结果分析可知,高温时的热应力是造成 Si 片发生形变的关键因素,过高的温度会使材料表面产生不可能的线缺陷。这对外延的材料,特别是对后续器件的工艺来说是不利的。应使用尽可能低的温度来处理 Si 片,一是避免产生滑移线,二是降低材料的平整度值。

3.3 Si 片外延衬底实验

实验③是在 750 ℃的“脱氧”温度下外延 CdTe 复合衬底的实验,根据外延时间(厚度)分为 5 个样

品。样品的测试结果如图 4 所示,必须要说明的是 5 个样品中前 3 个样品的初始平整度 <0.01 μm,而后两个的样品 Si 片的初始平整度 ~2 μm,根据实验①的结果,当初始平整度变大时,经过热处理后 Si 片自身的平整度会变得更大,所以会产生平整度突变的效果。

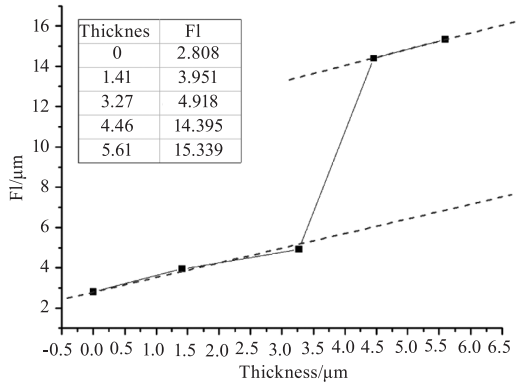

图 4 Si 片外延后平整度变化示意图

Fig. 4 Schematic diagram of flatness change of Si wafer after epitaxy

从外延实验的结果来看,虽然样本较少,每增加相同厚度的外延层,平整度的变化差值基本是相同的。抛出 Si 片自身平整度的影响后,平整度随着外延膜厚的增加而增加,基本是线性的关系。所以要想获得较好的平整度值,外延层的膜厚应该越低越好,但是膜厚过低,外延的材料质量不好,这就需要在材料质量和平整度之间做出一个平衡。目前使用的 5 ~7 μm 膜厚的复合衬底比较合适,将来如果需要进一步提高材料质量,应该使用更加先进的生长方法,比如循环退火,图案生长等等,这将在其他的文章中进行讨论。

4 总 结

综上所述,复合衬底的平整度是由 Si 片自身的热应力和材料之间的内应力共同作用组成的。要想获得表面平整度较低的复合衬底样品,需要做到以下三点:①低初始 Si 片平整度值;②低脱附热处理温度;③低的薄膜厚度。

参考文献:

[1] Qu Xixin, Guo Bijun. Thin film physics[M]. Beijing: National Defense Industry Press, 1980. (in Chinese)
曲喜新,过壁君. 薄膜物理[M]. 北京:国防工业出版社,1980.

[2] Cheng K J, Cheng S Y. Analysis and computation of the internal stress in thin films[J]. Progress in Natural Science, 1998, 8(6): 679 – 689.

[3] Chen Tao, Lou Chongtai. The research progress of thin film stress[J]. Vacuum & Cryogenics, 2006, 12(2): 68 – 74. (in Chinese)
陈焘,罗崇泰. 薄膜应力的研究进展[J]. 真空与低温, 2006, 12(2): 68 – 74.

[4] Liu Ming, Zhou Liqing, Gong Feng, et al. Research of CdTe/Si composite substrate by annealing[J]. Laser & Infrared, 2012, 42(8): 917 – 920. (in Chinese)
刘铭,周立庆,巩锋,等. CdTe/Si 复合衬底 Ex-situ 退火研究[J]. 激光与红外, 2012, 42(8): 917 – 920.

[5] Wang Cong, Liu Ming, Wang Jingwei, et al. Prepare CdTe on InSb substrate by molecular beam epitaxy[J]. Laser & Infrared, 2017, 47(4): 474 – 478. (in Chinese)
王丛,刘铭,王经纬,等. MBE 外延 InSb 基 CdTe 工艺研究[J]. 激光与红外, 2017, 47(4): 474 – 478.

[6] Li Wangjun. Buckling analysis and Stoney formula of piezoelectric thin film-elastic substrate structure[D]. Hangzhpu: Zhejiang University of Technology, 2018. (in Chinese)
李望君. 压电薄膜/弹性基底结构的屈曲分析及 Stoney 公式[D]. 杭州:浙江工业大学, 2018.

[7] Stoney G G. The tension of metallic films deposited by electrolysis[J]. Proc R Soc London: Ser A, 1909, (82): 72 – 75.