

CTIA 行列型读出电路输出异常问题研究

王 静,刘兴新,李冬冰,袁 媛
(中国电子科技集团公司第十一研究所,北京 100015)

摘 要:CTIA 电路结构由于其高注入效率和线性度在小信号探测器读出电路设计中广泛应用。然而,采用该结构作为输入级的 TDI 行列型读出电路,在使用中处理信号足够大时,帧与帧之间输出电平出现高低差异,最大可达 2 V。表现在图像则为明暗条纹交替出现,无法正常探测。积分电容越小,该现象越容易出现。并且,通过改善供电、调节偏置电压和参考电压等措施对该现象均无明显改善。本文针对这一现象,通过深入仿真和理论分析,最终实现问题定位,同时提出解决措施,有效地消除该现象。

关键词:CTIA;输出异常;明暗行;过冲电流

中图分类号:TN216 **文献标识码:**A **DOI:**10.3969/j.issn.1001-5078.2022.06.020

Study on output abnormality of CTIA linear readout circuit

WANG Jing, LIU Xing-xin, LI Dong-bing, YUAN Yuan
(The 11th Research Institute of China Electronics Technology Group Corporation, Beijing 10015, China)

Abstract:The capacitor feedback trans-impedance amplifier (CTIA) structure is widely used in small signal processing readout integrated circuit (ROIC) design due to its high injection efficiency and linearity. However, using this structure as the input stage time delayed integration (TDI) linear readout circuit, when the processing signal is large enough, the output voltage levels are different between neighboring frames, up to 2 V. In the image, the light and dark stripes appear alternately, which cannot be detected normally. The smaller the integrated capacitance, the easier the phenomenon appeared. Moreover, this phenomenon is not significantly improved by improving the capacity of power supply, changing values of bias and reference voltages. In view of this phenomenon, through in-depth simulation and theoretical analysis, the problem is finally located, and the solution to effectively eliminate the phenomenon is put forward.

Keywords:CTIA;output abnormal;light-dark stripes;overshoot current

1 引 言

在读出电路设计中,常用的输入级结构主要有直接注入(DI)、缓冲直接注入(BDI)、以及电容跨阻放大器(CTIA)等。其中 CTIA 输入级结构由于引入高性能运算放大器,其注入效率、线性度等性能卓越。理想情况下可以实现 100% 的注入效率。同时,由于能够提供稳定的探测器偏置,以其作为读出电路的探测器芯片输出均匀性和噪声都优于其他结构。因此,在小信号、高信噪比的探测应用中,优先考虑 CTIA 作为输入级^[1-2]。

近年来,随着探测需求的进一步提高,CTIA 结构的应用也越来越广泛。但是,也因为探测性能高,导致 CTIA 输入级敏感,对于信号传输和互连匹配性要求较高,容易受到信号变化的干扰,出现异常输出。阵列规模越来越大、像元间距越来越小,对该结构应用也是一种挑战。本文针对采用 CTIA 作为输入级结构的行列型读出电路出现的大信号输出异常问题,通过仿真验证结合理论分析,提出措施并进行实验验证,有效的解决了同一类型电路出现的相同问题。

2 CTIA 输入级原理

应用于读出电路的典型的 CTIA 输入级结构如图 1 所示。其核心工作部件为运算放大器 (amplifier)。其中, bias 提供其正常工作的偏置电压。 V_{ref} 和 SUB 为光电二极管提供反偏工作电压, V_{ref} 同时也是积分起始电平。 C_{int} 为积分电容, 在积分信号 INT 的控制下, 对光生载流子进行积分, 最终输出积分电压 out。图 2 给出了 CTIA 输入级的信号变化示意图, 其中 INT 为高电平时开关断开, 积分电容开始积分, 积分起始电平为 V_{ref} , INT 为低电平时, 开关闭合, 积分电容复位至 V_{ref} , 等待下次积分^[3-4]。

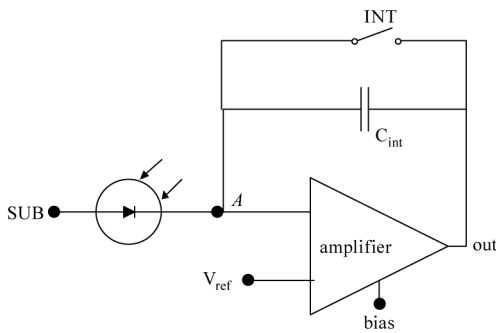


图 1 典型的 CTIA 输入级结构

Fig. 1 Classical CTIA input structure

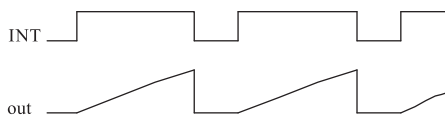


图 2 CTIA 输入级积分信号示意图

Fig. 2 The integrated signal of CTIA input

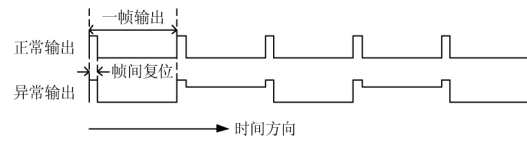
图 1 中 A 点为光电二极管和 CTIA 输入级互连节点, 同时也是电荷敏感节点, 无驱动力且连接积分电容 C_{int} 和二极管的结电容, 容易受到扰动, 使积分信号发生变化。该节点在电路设计中一定要加以保护^[5]。

3 输出异常分析

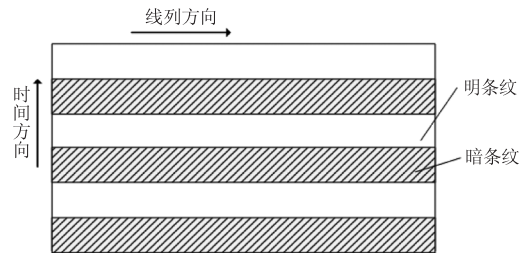
在使用中发现, 采用图 1 中的 CTIA 作为输入级的 TDI 行列型读出电路, 在处理大信号 (半阱以上, 与积分电容有关) 时, 输出出现异常, 如图 3 所示。

图 3(a) 中, 当面对同一探测温度时, 正常输出下, 帧间复位后每帧输出同样的电平, 当输出异常时, 帧与帧之间的输出电平出现高低差异, 并且交替出现。图 3(b) 给出了异常输出电平的成像图, 在图像上表现为明暗条纹交替出现, 通过测试, 输出异常与积分电容大小直接相关, 积分电容越小引发异常

输出所需的信号能量越小, 帧间电平差异越大。并且通过改善供电、调节偏置电压和参考电压等措施对该现象均无明显改善。延长 INT 的复位时间能够轻微改善该现象, 但继续增强积分信号, 现象会再次出现。



(a) 电平输出异常表现



(b) 异常输出成像图

图 3 帧间输出异常表现

Fig. 3 The abnormal output between frames

根据测试结果, 分析认为电路输出异常与输入级的工作状态直接相关。光电二极管工作时, 两端弱反偏电压由 CTIA 输入级提供。光电二极管弱反偏下特性曲线如图 4 所示, 光电二极管工作在坐标的左半平面。当光电二极管偏压变化时, 产生的光电流相应发生变化, 即 CTIA 积分电流发生变化^[6]。

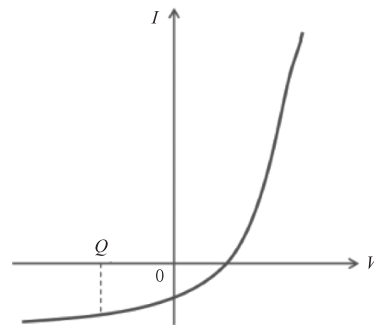


图 4 光电二极管电流 - 电压特性曲线

Fig. 4 The I-V curve of photodiode

图 5 给出了光电二极管模型, 结合图 1 可以发现, SUB 电压通过探测器与积分电容相连, 积分电容上发生瞬时信号变化通过探测器直接可反馈至 SUB 端。

当积分电容复位时, 电容信号发生突变, 在复位过程中会产生瞬时放电电流其过程遵循以下公式^[6]:

$$Q = CV = it \tag{1}$$

其中, Q 为积分电荷量; C 为积分电容应用量级一般约为 10^{-15} ; V 为积分电压值; i 为放电电流; t 是放电时间, 由电路 RC 时间常数决定, 其中, C 为积分电容; R 为运放和开关的等效电阻, 量级在 10^5 左右 (仿真得出)。当电容复位时, 产生的瞬时光流量级约为 10^{-5} , 对应图 1 中 A 点产生一个电流过冲, 这个过冲通过探测器会影响 SUB (电容两端发生信号变化时, 电容导通)。实际应用中所有光电二极管共用一个 SUB 端, 因此, 对于 10000 元的阵列来说, 在 SUB 端接收到的瞬时冲击电流可达几十毫安甚至几百 mA。

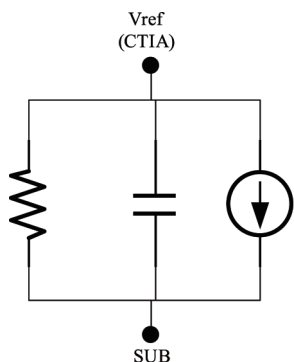


图 5 光电二极管模型示意图
Fig. 5 Model of photodiode

实际使用中, SUB 供电能力有限同时供电线上存在阻抗特性等非理想因素, 在受到大电流倒灌时, 需要较长时间恢复甚至难以恢复。图 6 给出了 SUB 端冲击及影响示意图。对于 CTIA 结构, SUB 端电压受到冲击抬升, 那么, 在下次积分时, 光电二极管反向偏压变小, 引起响应光电流变小, 下次积分信号降低, 复位产生的过冲也随之减小, 再下一帧时 SUB 端可以恢复初始值, 继而探测器光电流变大, 如此反复, 产生帧间异常输出。

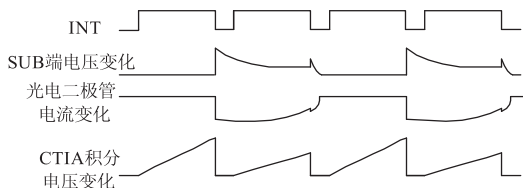


图 6 SUB 端冲击及影响

Fig. 6 Overshoot of SUB and its effect

根据上述理论分析, 用 8000 个 CTIA 输入级 (图 1 结构) 仿真 SUB 端所受冲击情况如图 7。

在积分信号为半阱的情况下, 积分电容复位时, SUB 端接收到的冲击电流达到 540 mA, 该脉冲持续时

间小于 1.7 ns。与理论分析基本一致。

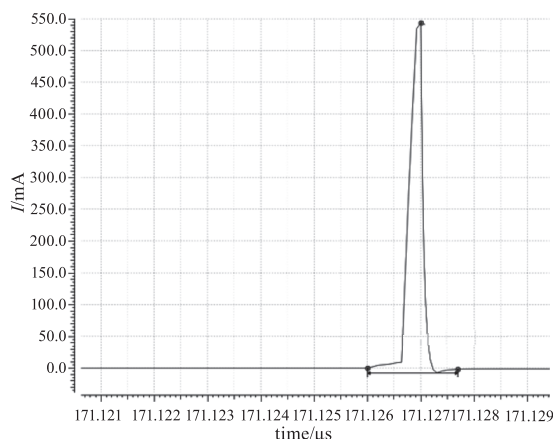


图 7 8000 像元复位时过冲电流仿真

Fig. 7 Overshoot current simulation of 8000 pixels

4 验证实验

结合仿真和分析结果, 上述现象最直接的改善方法是降低积分信号强度、延长复位时间, 使 SUB 端电压充分恢复。实际项目应用中, 以上措施往往难以实现, 那么, 根据公式 (1), 还可以通过修改链路时间 t 的办法, 限制放电电流 i , 降低阵列同时复位对 SUB 端产生的冲击。结合上述计算, 在 SUB 管脚串联 $1\text{ k}\Omega$ 电阻, 即可将电流冲击量控制在 μA 量级。仿真结果如图 8 所示。

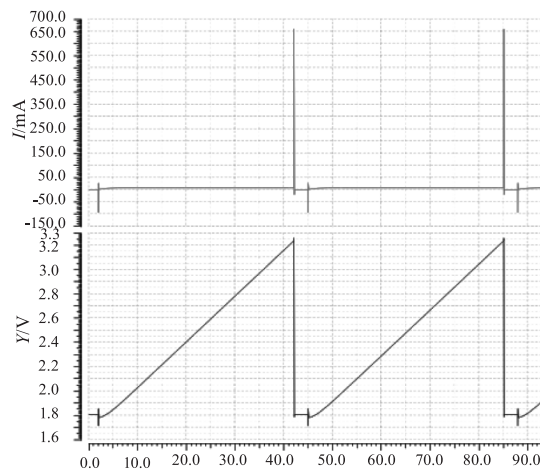


图 8 SUB 管脚串联 $1\text{ k}\Omega$ 电阻后放电电流仿真

Fig. 8 Discharge current of SUB with $1\text{ k}\Omega$ resistor

串联限流电阻后, 放电电流的尖峰降至 $650\text{ }\mu\text{A}$ 。显著降低了对外围电路的冲击。

最后, 验证实验中, 在 SUB 端串联 $1\text{ k}\Omega$ 限流电阻, 测试结果统计如图 9 所示。其中, 纵坐标为输出信号幅值, 横坐标为采样帧, 图中取同一像元在第 1 ~ 15 帧的输出进行统计。

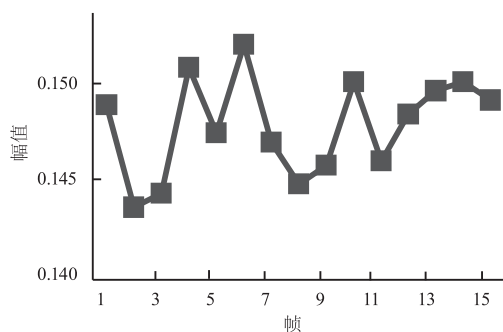


图9 SUB 端限流后读出电路测试结果

Fig. 9 Test result of ROIC with SUB current restricted

从图9统计结果来看,串联电阻后,帧与帧之间输出表现为正常的噪声影响,没有明显的电平差异。因此,理论和实验结果相匹配,可以在不改变系统设置和应用条件的情况下,解决输出异常问题。

5 结 论

CTIA 结构因其噪声低、注入效率高的特点,在弱信号处理时具有显著的优势。然而,也因为这些优点导致其结构比较敏感,抗干扰能力弱。采用 CTIA 结构作为输入级的线列型读出电路在处理大信号时发生输出异常。该现象是由于积分电容放电时对探测器衬底一端产生瞬时冲击造成的。上述现象与探测器的信号强度、积分电容、积分时间、复位时间等工作参数的匹配直接相关。根据现象机理分析,可以不改变系统设置和应用条件,通过给受冲击管脚增加限流电阻的方法,降低冲击电流强度,以助其在复位时间内顺利恢复正常值,该方法已通过实

验验证,切实有效,可以消除帧与帧之间输出电平差异的现象。

参考文献:

- [1] Wang Pan, Ding Ruijun, Ye zhenhua. The optimize design of SW-IRFPAs ROIC CTIA input stage[J]. Laser & Infrared, 2013, 43(12):1363-1367. (in Chinese)
王攀,丁瑞军,叶振华. 短波 IRFPAs 读出电路 CTIA 输入级的优化设计[J]. 激光与红外, 2013, 43(12): 1363-1367.
- [2] Jiang Junwei, Zhao Yiqiang, Meng Fanzhong et al. The study of high performance ROIC for infrared detectors [J]. Infrared and Laser Engineering, 2009, 38(5):787-791. (in Chinese)
姜俊伟,赵毅强,孟范忠,等. 红外探测器高性能读出电路的研究[J]. 红外与激光工程, 2009, 38(5): 787-791.
- [3] Van Blerkom, D. A. Analysis and simulation of CTIA-based pixel reset noise[J]. Infrared Technology and Applications XXXVII, 2011, 8012(0G):1-9.
- [4] Selim Eminoglu, Murat Isikhan, Nusret Bayhan, et al. MT6415CA: A 640 × 512-15 μm CTIA ROIC for SWIR InGaAs detector arrays[J]. Infrared Technology and Applications XXXIX, 2013, 8704(2Z):1-9.
- [5] Willy M. C Sansen, 模拟集成电路设计精粹[M]. 北京:清华大学出版社, 2010.
- [6] Behzad Razavi. 模拟 CMOS 集成电路设计[M]. 西安:西安交通大学出版社, 2008.