

文章编号:1001-5078(2024)03-0411-05

· 红外材料与器件 ·

可对信号再处理的拼接红外探测器封装电学设计

马静, 闫杰, 李金健, 张磊, 刘伟

(中国电子科技集团公司第十一研究所, 北京 100015)

摘要:随着线列型红外探测器技术的发展,对超大视场扫描的需求是线列型红外探测器应用的重要方向,超大视场扫描通常需要由多片线列型红外探测器拼接完成,而拼接设计的核心主要是封装结构设计。如何将探测器信号完整的引出到封装体外,就是封装结构设计中电学设计需要做的工作。文章介绍了一种线列型红外探测器拼接结构的封装电学设计,首先介绍该拼接结构的拼接方式,然后介绍为满足该种结构的电学结构设计方案,尤其是对信号二次处理部分的电学结构设计方案,最后介绍针对该种电学结构方案进行的电学布线设计方案。

关键词:拼接结构;电学设计;PCB设计;线列型红外探测器

中图分类号:TN215;TP73 文献标识码:A DOI:10.3969/j.issn.1001-5078.2024.03.012

Electrical design of infrared detector package with signal reprocessing

MA Jing, YAN Jie, LI Jing-jian, ZHANG Lei, LIU Wei

(The 11th Research Institute of CETC, Beijing 100015, China)

Abstract: With the development of linear infrared detector technology, the demand for ultra large field of view scanning is an important direction for application of linear infrared detectors. Ultra large field of view scanning is usually accomplished by splicing of multiple linear infrared detectors, and the core of the splicing design is mainly the packaging structure design. How to fully lead the detector signal completely out of the packaging body is what needs to be done in the electrical design of packaging structure design. The article introduces the packaging electrical design of a splicing structure of a linear infrared detector. Firstly, the splicing method of the splicing structure is described, including the splicing method of the spliced structure, as well as the electrical structural design scheme to meet the structure, especially for the secondary processing part of the signal. Finally, the electrical wiring design solution for the electrical structure scheme is presented.

Keywords: splicing structure; electrical design; PCB design; linear infrared detector

1 引言

红外探测在工业、医疗以及科学研究领域有着广泛的应用,红外探测器的封装结构需要配合不同领域的不同需求,进行多元化设计,在保证探测器性能的同时,满足客户接口需求^[1]。目前线列型红外探测器主要用于对视场进行扫描成像,当需要对超大视场进行扫描成像时,就需要采用多个线列型红外探测器,将其多片拼接排布,达到超大视场扫描的

目的。

线列型红外探测器拼接结构通常所需混成芯片数量少且无需对信号进行二次处理,本文介绍的拼接结构可对混成芯片信号做二次处理,且所需混成芯片数量多,为超大视场拼接结构。与以往线列型红外探测器拼接封装电学设计比,因芯片数量多,该封装电学设计为保证拼接精度,均采用单片单独结构设计,方便单片调节精度及更换,可更好保证整体

拼接精度及可替换性;因探测器信号二次处理有专门的处理芯片,封装电学设计还专门针对该芯片设计了二次处理模块结构;探测器混成芯片电学引出以及信号二次处理芯片电学引出,均集成为一体,形成一个整体的单模路结构,最终从一个插件端引出,从而使整体结构更为紧凑,同时该设计有利于提高超大结构的安装适配度。

2 线列型拼接形式的封装结构电学设计应用背景及设计难点

线列型拼接形式的封装结构大多应用于对超长超长视场成像方面。超长超长视场成像经过一次扫描后与单个芯片成像相比,可呈现出更大画面全貌及细节。但是同时也因为采用拼接结构,为保证成像质量,对拼接精度需提出要求。本文所阐述的拼接结构,芯片数量超过 10 个,电学设计如何配合保证拼接精度为本设计需要解决的技术问题之一;另外该拼接结构需要对信号进行二次处理,如何满足信号二次处理需求,也是本设计需要解决的技术问题。

3 一种线列型拼接结构介绍

封装电学设计要求在满足封装结构引出设计的同时,将电学信号完好的传导出来。

封装电学设计首先要满足封装结构设计需求,在设计初期需要针对封装结构特点进行分析考虑。本文介绍的拼接结构其如图 1 所示。

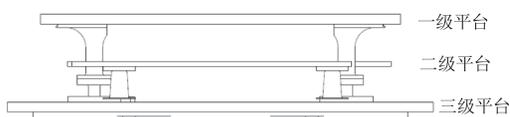


图 1 封装结构示意图

Fig. 1 Packaging structure image

该封装结构由三个平台组成。其中一级平台主要作为红外探测器芯片的拼接平台,多个线列型红外探测器芯片在该平台完成拼接。

二级平台主要作为信号二次处理芯片的安装平台,在该平台完成信号的二次处理。

三级平台作为封装结构外壳底面,其作用有两个,一个是安装固定柱,支撑固定一级和二级平台,另外一个是在该平台安装插件,将电学信号从该平台引出,作为对客户的电学接口,实现信号交互。

4 针对拼接结构的电学结构设计

拼接形式的封装结构在其电学结构设计时通常会考虑几个方面,首先要考虑每个芯片的信号是否

能够独立完整的引出,其次要考虑信号在引出端是否满足客户的电学接口需求,最后还需考虑该种电学结构是否满足实际工艺安装需求^[2]。

线列型拼接结构为上下两排呈交错排布,本文所介绍的拼接结构芯片数量多,拼接完成后 X 向较长,因此如何保证整体拼接精度为该结构电学引出需要重点考虑的一方面。

以往线列型拼接结构一般为 2、3 个芯片共用一块电学基板进行合并引出。本次结构综合考虑拼接精度、单个芯片信号二次处理以及安装灵活性三个方面,决定每个芯片采用单模块电学引出结构,多个芯片引出时重复使用,最终完成该拼接结构电学引出。每个芯片单独引出,既方便精度调节,也利于安装和后期出现问题单独更换。

4.1 探测器混成芯片端的电学结构设计

探测器混成芯片端电学结构均为单芯片单独引出,可选用的材料方案有多种,如陶瓷电学过渡板或者 PCB 板等,这时候材质的选取与探测器混成芯片信号引出情况以及整体封装结构相关。本文的探测器混成芯片信号一部分无需处理可直接引出到外壳端口,另外一部分需要做信号二次处理,则需引出到二次处理芯片。

如采用陶瓷电学过渡板,二次处理芯片与探测器混成芯片安装不在同一平面,故其间需采用柔性传输带进行传输,且还有一部分信号直接引出到外壳,也需用柔性传输带进行传输,故除陶瓷电学过渡板外,还需要两条独立的柔性传输线,如采用该种结构需要零件多,且因引出信号排布密集,电学过渡板与柔带的粘接安装也容易错位,导致信号引出错误。

针对混成芯片信号引出需求,以及陶瓷过渡基板结构的不足,材料采用 PCB 刚挠结合板为最优选项。在与探测器混成芯片对应一端采用 PCB 刚性板,在信号传输到外壳端及二次处理芯片一端设计为挠性区采用挠性导带,其结构如图 2 所示。

该种刚挠结合的 PCB 刚挠板结构,刚性板一端采用多层 PCB 板结构,这种结构在布线设计时有利于同类型信号分组引出、数模隔离以及实现相同信号合并引出;在挠性导带区设计采用单层柔带结构,相比多层柔带结构,单层结构其柔韧性更好,自重更轻,热耗更低,在平台之间安装时也

更易弯折便于安装。

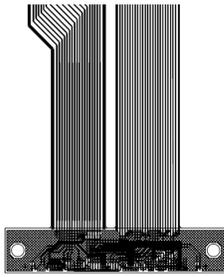


图2 探测器端电学结构示意图

Fig. 2 The detector electrical packaging structure image

4.2 信号二次处理芯片端的电学结构设计

以往的拼接结构不对信号做二次处理,本应用结构首次需要考虑对信号做二次处理。信号二次处理芯片的特点上下均有引出焊盘,并且最终处理完成后的信号需要与探测器混成芯片端直接输出的信号一起通过同一个插件引出到外壳端。信号二次处理芯片在封装结构设计中安装在二级平台。根据以上结构特点,二次处理芯片端的电学结构设计也采用PCB刚挠结合板结构。

将二次处理芯片置于PCB刚挠结合板挖空的中心区域,该种形式相对于把芯片表贴在PCB板上,更便于替换芯片或PCB刚挠板,同时整条PCB刚挠结合板不表贴芯片更利于超大视场拼接结构电学引出的安装及位置调整。围绕二次处理芯片设计的刚性板部分,参考探测器混成芯片端的设计,采用多层PCB板结构,利于信号引出及合并。该结构下端挠性导带将探测器混成芯片一端需要进行二次处理的信号引入到二次处理芯片端的电学结构内,再通过引线键合将其信号传输到二次处理芯片,该结构上端的挠性导带将处理完成后的信号传输到引出插件端,图3为二次处理芯片端电学结构示意图。

4.3 整体电学结构设计

单模块电学引出PCB刚挠结合板结构如图4所示。该结构在最上端的PCB刚性板焊接接插件,该接插件与外壳接插件对插,实现整个单模块电学引出。该链路最初设计方案为将无需二次处理的信号和需要二次处理的信号分别采用两个接插件引出,最终考虑到整体结构的插件数量以及热耗,采用一个插件引出为更优方案,在电路布线设计阶段将信号进行合并处理,可减少引出管脚,最终实现一个插件引出。

整体拼接结构其电学引出完整结构如图5所示。

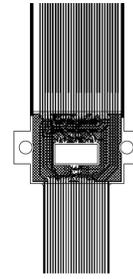


图3 信号二次处理芯片端电学结构示意图

Fig. 3 Signal secondary processing chip electrical packaging structure image



图4 单模块电学引出结构示意图

Fig. 4 Single module electrical packaging structure image

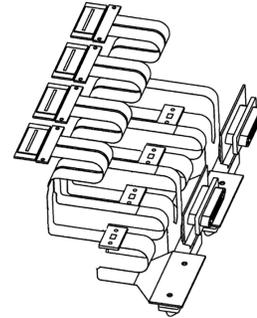


图5 拼接结构电学引出示意图

Fig. 5 Splicing structure electrical packaging structure image

5 单模块电学结构布线设计

在拼接电学结构方案确定后,电学布线设计首先需要满足电学结构设计要求,其中包括机械尺寸、热性能、机械强度等,还要满足电学性能要求如信号完整性和电源完整性等。根据这几个方面先对材料和工艺进行选型,选型确定才可确定其布线设计的电性能参数^[3]。根据电性能参数和厂家提供的设计规则,才可开展布线设计。

在探测器混成芯片端的刚性板设计采用多层结构,因为有引线键合要求,在设计时首先需要满足引线键合工艺需求。其次多层板布线设计需要考虑数模信号的隔离,在重要信号上下层可考虑加入屏蔽层设计,去除干扰,设计应满足信号完整性和电源完整性原则^[4]。多层布线示意图如图7所示。

在信号二次处理芯片端的刚性板设计同样采用多

层板结构,也同样有引线键合要求,走线设计原则基本与探测器混成芯片端走线设计原则相同。除此之外因二次处理信号芯片处理差分信号,还需考虑差分信号走线的阻抗匹配设计,以及相关关键信号的滤波问题,可通过在 PCB 刚性板上表贴电容实现滤除杂波。多层布线示意图如图 7 所示。

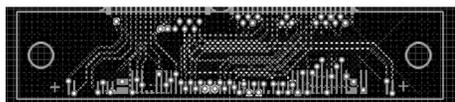


图 6 探测器端电学封装多层布线示意图

Fig. 6 The detector electrical packaging structure multilayer wiring image

该整体结构在挠性区走线较长,考虑工艺安装的可弯折性,均采用单层结构,在设计中,导线还需考虑绝缘电阻和导通电阻,信号的压降问题在长导线上与导通电阻息息相关,需通过厂家给出的模型

数据提前估算,可通过调整走线宽度改变导通电阻值,但因红外探测器对热耗也有严格要求,走线过宽会导致热耗增加,因此走线宽度需要综合考虑,既满足电性能又满足热耗^[5]。

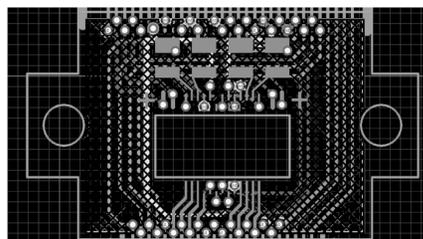


图 7 二次信号处理电学封装多层布线示意图

Fig. 7 Signal secondary processing chip electrical packaging structure multilayer wiring image

6 拼接结构组装测试

该结构经过拼接,对拼接精度进行测试,测试结果如表 1。

表 1 拼接精度测试结果

Tab. 1 Splicing accuracy test results

位置	X、Y 方向实际坐标		X、Y 方向坐标偏差/ μm		Z 向误差/ μm	
模块 1	(-149.995, -18.102)	(-12.995, -18.102)	(0,1)	(0,1)	0	-1
					-2	0
模块 2	(-109.995, -18.101)	(-89.995, -18.101)	(0,2)	(0,2)	1	3
					-6	2
模块 3	(-69.993, -18.101)	(-49.993, -18.099)	(2,2)	(2,4)	-3	-1
					1	-3
模块 4	(-29.996, -18.099)	(-9.998, -18.099)	(-1,4)	(-3,4)	5	0
					8	4
模块 5	(10.006, -18.105)	(30.006, -18.102)	(1,-2)	(1,1)	0	3
					1	0
模块 6	(50.005, -18.101)	(70.005, -18.098)	(0,2)	(0,5)	0	-1
					-5	-9
模块 7	(90.005, -18.102)	(110.003, -18.102)	(0,1)	(-2,1)	2	0
					-4	-2
模块 8	(130.006, -18.103)	(150.006, -18.102)	(1,0)	(1,1)	1	-6
					-3	-9
模块 9	(129.990, 18.107)	(109.991, 18.106)	(-5,4)	(-4,3)	-8	-7
					-7	-8
模块 10	(89.991, 18.106)	(69.991, 18.106)	(-4,3)	(-4,3)	3	-6
					-3	2
模块 11	(49.992, 18.110)	(29.994, 18.100)	(-3,7)	(-1,3)	-4	-6
					-5	-7
模块 12	(9.992, 18.107)	(-10.007, 18.108)	(-3,4)	(-2,5)	-5	-8
					-1	-4
模块 13	(-30.011, 18.111)	(-50.010, 18.111)	(-6,8)	(-5,8)	-9	-5
					-6	-7
模块 14	(-70.009, 18.111)	(-90.008, 18.109)	(-4,8)	(-3,6)	-2	-3
					5	3
模块 15	(-110.007, 18.111)	(-130.006, 18.110)	(-2,8)	(-1,8)	8	6
					5	-6

该结构对 X 、 Y 向拼接精度要求 $\leq 10 \mu\text{m}$, Z 向拼接精度要求 $\leq 20 \mu\text{m}$, 经测试 X 向最大偏差 $8 \mu\text{m}$, Y 向最大偏差 $8 \mu\text{m}$, Z 向最大偏差 $18 \mu\text{m}$, 结果满足精度要求。本电学结构设计能够达到项目拼接精度要求。

该结构经过信号二次处理结构, 示波器采集红外探测器输出双路差分信号如图 8 所示。

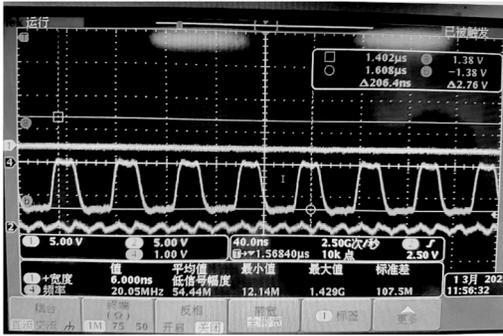


图 8 差分信号输出示意图

Fig. 8 Signal secondary processing chip output image

图中方波为双路差分信号经过差分后转单端的示波器输出图像, 0 V 代表共模电压 2.5 V 做差后所得, -1.4 V 为实际像元的响应值。符合理论结果, 信号可正常输出。该电学设计满足二次信号处理需求。

7 结论

本文阐述了一种可对信号二次处理的线列型红外探测器拼接结构中的封装电学设计。

该种结构的电学设计单独可调, 有利于更好保证长线列拼接的拼接精度, 也便于安装替换。该设计同时兼顾二次信号处理芯片的电学传输设计, 实现信号二次处理在整个电学引出中的信号传输。本文介绍的封装电学设计, 首先满足了整体封装结构的要求, 同时又兼顾电学信号引出的电源完整性和

信号完整性设计, 在设计长走线挠性区时除电性能外还兼顾考虑制冷的热耗要求; 在满足以上性能的同时, 该结构紧凑, 实现引出信号最小化, 减少插件数量, 使整体封装结构更紧凑; 在安装方面该种结构也更易于安装, 降低拼接难度。综上, 只有结合结构、工艺安装以及电学性能综合考虑, 才能设计出满足电学性能和安装需求的封装电学设计。

参考文献:

- [1] Wang Yulong, Zhang Lei, et al. Properties of the package ceramic substrates of infrared detectors and its application[J]. Laser & Infrared, 2018, 48(5): 595-600. (in Chinese)
王玉龙, 张磊, 等, 红外探测器封装陶瓷衬底材料特性及其应用研究[J]. 激光与红外, 2018, 48(5): 595-600.
- [2] Ma Jing, Yuan Yuhui, et al. Design of electrical frame in package of infrared detectors[J]. Laser & Infrared, 2022, 52(6): 856-860. (in Chinese)
马静, 袁羽辉, 等, 红外探测器封装结构电学框架设计[J]. 激光与红外, 2022, 52(6): 856-860.
- [3] LI Xueli, Zhang Lei, et al. Analysis on finite element method of thermal stress for infrared focal plane detector[J]. Laser & Infrared, 2020, 50(4): 429-434. (in Chinese)
李雪梨, 张磊, 等, 红外探测器热应力的有限元仿真方法分析[J]. 激光与红外, 2020, 50(4): 429-434.
- [4] Peng Daqin, Xu Haixiao, et al. PCB of high speed circuit and the integrity design for its power supply[J]. Process Automation Instrument, 2016, 37(3): 5-8. (in Chinese)
彭大芹 许海啸, 等, 高速电路 PCB 及其电源完整性设计[J]. 自动化仪表, 2016, 37(3): 5-8.
- [5] Bogatin E. Signal and power integrity-simplified[M]. Prentice Hall, 2009: 555-556.