

文章编号:1001-5078(2022)06-0856-05

· 红外材料与器件 ·

# 红外探测器封装结构电学框架设计方法

马 静,袁羽辉,徐长彬

(中国电子科技集团公司第十一研究所,北京 100015)

**摘 要:**随着红外焦平面探测器的广泛应用,其封装结构朝着几个方向发展,一方面是单片小型化轻量化结构,另外一方面是多片超大规模拼接结构,无论哪种结构都需要进行封装结构的电学框架设计。文章首先列举几种可用于电学框架加工的材料,并从热应力、加工工艺水平以及电学参数方面进行比较;然后结合目前探测器规模、封装结构,以及应用给出电学框架加工材料和工艺在设计中的选取建议;最后介绍电学框架布线设计方法及注意事项。

**关键词:**杜瓦封装;多层共烧陶瓷;电学框架

**中图分类号:**TN215 **文献标识码:**A **DOI:**10.3969/j.issn.1001-5078.2022.06.010

## Design of electrical frame in package of infrared detectors

MA Jing, YUAN Yu-hui, XU Chang-bin

(The 11th Research Institute of China Electronics Technology Group Corporation, Beijing 10015, China)

**Abstract:** With the wide application of infrared focal plane detector, its packaging structure develops in several directions. On the one hand, it is the miniaturization structures, and on the other hand, it is multiple focal plane splicing structures. All structures need to devise electrical frame in Dewar package. In this paper, several materials that can be used for electrical frame is introduced, and the thermal stress, processing technology and electrical parameters are compared. Then, according to the current size of the detector, packaging structure, and application, the suggestions on the selection of processing materials and processes in the design of the electrical framework are given. Finally, the design method of electrical frame and precautions are introduced.

**Keywords:** Dewar package; co-fired multilayer ceramic; electrical frame

### 1 引 言

红外焦平面阵列在工业、军事、医疗以及科学研究领域有着广泛的应用,比如夜视、红外探测和追踪。在整个红外成像系统中,杜瓦封装起着非常关键的作用。制冷型红外探测器封装结构与传统封装结构相比,其对温度适配性、导热率、材料强度等都有更高的要求<sup>[1]</sup>。在封装结构设计中,电学框架设计是将混成芯片的电学信号引出到杜瓦内部接口,再由杜瓦内部接口转接到外部接口,实现红外探测器组件电性能引出。电学框架作为与混成芯片直接接触的部分,其对电学性能、导热、力学强度等都有极高的要求<sup>[2]</sup>,是杜

瓦封装的关键部件。本文就电学框架加工采用的几种材料进行性能对比,结合实际应用阐述不同情况下的框架材料选取规则,并针对不同材料及不同结构类型的电学框架概述框架设计方法。

### 2 常用电学框架加工材料

电学框架作为红外探测器杜瓦封装结构的一部分,其需要具备对高低温适配性强、导热率高、电阻率低、热膨胀系数低以及较高的机械强度等优点,另外其还需具备较强的工艺加工性,能够实现批量投产加工。因此在框架加工材料的选取上就需要考虑以上各种性能特点。

目前在红外杜瓦封装应用中,陶瓷材料封装高可靠、耐高频、耐高温、气密性强<sup>[3]</sup>,是主要电学框架引出封装形式,最常使用的有  $\text{Al}_2\text{O}_3$ 、 $\text{AlN}$ 、 $\text{SiC}$  等。电学框架采用在这几种陶瓷衬底上设计导带引线的方法,达到混成芯片电学引出的目的。在超大面阵规模拼接封装结构中,陶瓷框架因其加工工艺的局限,无法将框架无限做大,也可采用 PCB 电路板作为电学框架设计。因在大多数电学框架设计中最常采用的材料仍是陶瓷材料,故以下加工材料的对比,仍主要集中在几种陶瓷材料的性能对比。图 1、图 2 分别展示了拼接结构与单模块结构的封装示意图。

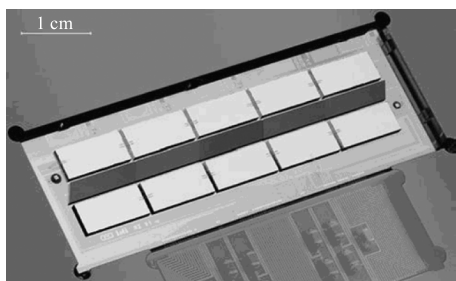


图 1 Sofradir 公司 1500 × 2 探测器拼接结构  
Fig. 1 Sofradir 1500 × 2 detector splicing structure

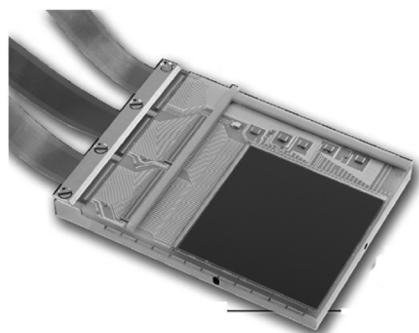


图 2 Raytheon 公司 ORION 2k × 2k 单模块  
Fig. 2 Raytheon ORION 2k × 2k single module

氧化铝性能稳定,加工原料获取渠道广泛,且技术成熟,应用广泛,在陶瓷封装基片市场上可占到 90% 的份额<sup>[4]</sup>。 $\text{Al}_2\text{O}_3$  其热膨胀系数较  $\text{AlN}$ 、 $\text{SiC}$  要高,其介电常数与  $\text{AlN}$  相当,但是其导热系数不甚理想。目前国内可加工产线多,且工艺稳定,加工工艺精度好,适合进行大批量加工。

氮化铝与氧化铝相比,各方面性能都更为优越,非常适合作为电学框架基板材料,其热膨胀系数与  $\text{Si}$  和  $\text{GaAs}$  也匹配良好。但是其制作工艺烧结温度在  $1600 \sim 1800\text{ }^\circ\text{C}$ ,烧结环境严苛,工艺难度大,成本高,目前国内只有少数产线具备加工能力,但是周期长、价格贵,且加工工艺精度不高。

碳化硅与硅的热膨胀系数非常接近,可最大程度减小因热失配造成的应力问题,且其硬度大,导热好。但该种材料目前国内产线少,且制备技术与国外有一定差距,目前如作为电学基板加工材料,国内产线制备基板的绝缘性能并不好,无法达到绝缘要求。

表 1、表 2 为几种材料的参数和性能对比。从表格分析可发现,氧化铝电学性能较好,其导热和力学强度比氮化铝和碳化硅差,但是其易于加工,生产周期比较好保证;氮化铝在导热和力学强度上优于氧化铝,其电学性能略逊于氧化铝,目前国内产线可满足加工需求,但加工工艺有一定难度,因此其加工周期也长于氧化铝;碳化硅其电学性能比其他两种材料都差,虽然其在导热和力学强度上有优势,但是目前国内产线其框架加工能力无法保证电学绝缘性,因此该种材料受限于目前国内产线水平无法作为电学框架材料进行应用。

除以上几种陶瓷材料框架,根据芯片规模及杜瓦封装结构也可采  $\text{Si}$  片、宝石片以及 PCB 电路板等进行电学框架设计。

表 1 陶瓷框架材料参数对比

Tab. 1 Parameters comparison of the ceramic frame material

参数 \ 材料	$\text{Al}_2\text{O}_3$	$\text{AlN}$	$\text{SiC}$	$\text{Si}$
电阻率/ $(\Omega \cdot \text{m})$	$> 10^{14}$	$> 10^{14}$	$> 10^{14}$	$2.52 \times 10^{-4}$ (常温)
相对介电常数/(1 MHz)	9.3	8.9	40	11.9
介电损耗/(1 Hz, $\times 10^{-4}$ )	3	7	500	/
抗弯强度/MPa	260 ~ 400	275 ~ 500	440	/
密度/ $(\text{g} \cdot \text{cm}^{-3})$	3.75	3.25	3.2	2.33
热膨胀系数/ $(\times 10^{-6} \text{ }^\circ\text{C}^{-1})$	7.2	4.2	2.8	2.4
热导率/ $(\text{W} \cdot \text{m}^{-1} \cdot \text{K}^{-1})$	33	260	270	160

表 2 陶瓷框架材料性能对比

Tab. 2 Properties comparison of the ceramic frame material

框架材料	电性能	热性能	强度	加工难度	成本	生产周期
氧化铝( $\text{Al}_2\text{O}_3$ )	优	良	良	易	中	中
氮化铝( $\text{AlN}$ )	良	优	优	中	高	长
碳化硅( $\text{SiC}$ )	中	优	优	难	高	长

### 3 针对应用需求的电学框架加工工艺及加工材料选取

电学框架的首要目的是将探测器混成芯片的电学信号引出,保证其信号完整性和电源完整性;另外在很多杜瓦封装结构设计中,电学框架还要作为杜瓦与混成芯片直接接触的衬底,需要为芯片提供机械支撑,因此还需考虑框架与芯片之间的材料匹配,最终保证互联后低应力、低形变。

通常框架加工工艺可分为单层和多层,材料的选取可以根据上一节的介绍选取氧化铝、氮化铝、PCB 电路板、Si 等。框架工艺采用单层或多层,主要由杜瓦结构的电学引出管脚数量决定;而材料选取的标准,主要由混成芯片规模、杜瓦封装结构、对制冷和形变的要求等多方面因素决定。

#### 3.1 单层框架

杜瓦封装结构外引线数量多于芯片电学引出所需数量时,电学框架设计无需合并管脚,此类情况电学框架设计均可采用单层框架结构。图 3 为 SCD 公司单层电学框架结构。

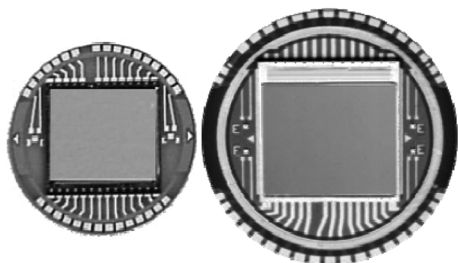


图 3 SCD 公司单层电学框架结构

Fig. 3 SCD single layer electrical frame structure

目前在混成芯片规模小于  $20\text{ mm} \times 15\text{ mm}$  的杜瓦封装结构中,其电学框架大部分均采用单层  $\text{Al}_2\text{O}_3$  框架<sup>[1]</sup>。首先该规格的芯片电学引出管脚较少,杜瓦结构对外电学引出管脚无需电学框架合并即可满足引出要求,因此可采用单层框架结构;其次芯片规模小,采用  $\text{Al}_2\text{O}_3$  材料加工与混成芯片互联后应力可满足大多数常规应用下的应力要求,另外  $\text{Al}_2\text{O}_3$  陶瓷材料工艺成熟,加工周期快、成本低,因此在小规模的混成芯片杜瓦封装电学框架设计中,

绝大部分均采用单层  $\text{Al}_2\text{O}_3$  框架设计。

在部分对于制冷和形变要求非常严格的应用中,因为  $\text{AlN}$  其热膨胀系数和导热率更好,其电学框架设计可考虑采用单层  $\text{AlN}$  框架。但  $\text{AlN}$  陶瓷需采用高温烧结,其加工成本会高于  $\text{Al}_2\text{O}_3$  框架。

在小规模芯片多片拼接应用中,如果芯片拼接后电学引出管脚无需合并,其数量少于封装结构的外引线数量,电学框架设计仍可采用单层框架结构。该种小规模芯片的拼接结构多采用电学框架作为混成芯片的拼接基板,正常  $\text{Al}_2\text{O}_3$  或  $\text{AlN}$  材料因为制作工艺的烧结尺寸受限,已无法作为拼接基板使用,且选用的材料需充分考虑多片混成芯片拼接后的低应力、低损伤以及导热问题可采用 Si 片或蓝宝石片等尺寸限制小的材料作为电学框架设计。

#### 3.2 多层框架

当混成芯片电学引出管脚数量多于杜瓦封装结构外引线数量,就需要对混成芯片的引出信号进行合并引出。电学框架设计既要保证芯片电学引出需求,又要保证杜瓦封装电学引出结构的设计紧凑,此类情况电学框架设计均需采用多层框架结构。图 4 为雷神公司多层框架结构。

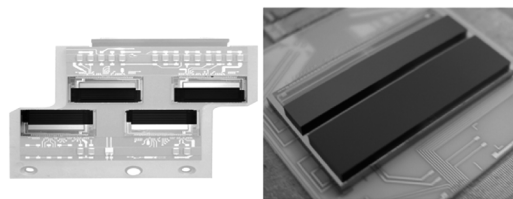


图 4 雷神公司多层框架结构

Fig. 4 Raytheon multilayer electrical frame structure

多层共烧陶瓷因其良好的导热特性以及较低的热膨胀系数,在需要采用多层结构设计的电学框架中广泛应用,其制造工艺根据烧结温度可分为低温共烧陶瓷(LTCC)和高温共烧陶瓷(HTCC)两种。低温共烧的温度一般为  $800 \sim 980\text{ }^\circ\text{C}$ ,其生瓷带材料为玻璃陶瓷混合体,导带浆料可以为 Cu、Au、Ag 等,

电阻率低,电学性能好,且制备工艺成熟,是市场上广泛使用的多层陶瓷共烧工艺,但其缺点是热膨胀系数高、导热差<sup>[5]</sup>。高温共烧的温度一般为 1650 ~ 1850 ℃,其生瓷带材料为氧化铝或氮化铝陶瓷,导带浆料因其烧结熔点高可选用 W、Mo、Mn 等,其性能与氧化铝、氮化铝相似,但是其缺点是电阻率高、电性能不如 LTCC,且目前国内制备工艺难度大,氮化铝 HTCC 成品率较低。

氧化铝 LTCC 其热膨胀系数、导热和强度均存在不足,但是其电学性能优于 HTCC,在电学框架仅用于电学引出的设计中可采用该种工艺,且其工艺成熟度好,加工周期短,因此在多层框架设计中得到广泛应用。

氮化铝 HTCC 其热膨胀系数、导热和强度与其他材料比均有优势,在电学框架即用作基板又用作电学引出时氮化铝 HTCC 是合适的选择,该种选择在实际应用中已得到广泛应用验证。但是其框架加工周期长,成品率低,且其电导率低不适用于高频组件,在杜瓦结构设计时需要多方面衡量进行选型。

在超大规模拼接封装结构中多层陶瓷框架其加工极限尺寸已无法满足封装结构电学框架需求,此种情况可考虑采用 PCB 多层电路板结构设计,既能满足拼接结构设计又可保证电学合并引出需求。

表 3 为以上各种框架加工工艺和材料的选取比较。

表 3 电学框架工艺选型

Tab. 3 Selection of electrical frame material and processing technology

芯片规模 框架工艺	小规模常规	小规模导热要求高	小规模拼接	大规模单片	大规模拼接	超大规模拼接
单层 Al <sub>2</sub> O <sub>3</sub>	√					
单层 AlN		√				
单层 Si、宝石片			√			
多层 Al <sub>2</sub> O <sub>3</sub> (LTCC)					√	
多层 AlN (HTCC)				√	√	
多层 PCB 电路板						√

#### 4 电学框架布线设计

电学框架设计需要满足杜瓦结构设计要求,其中包括机械尺寸、热性能、机械强度以及电学性能等多个方面。根据这几个方面先对材料和工艺进行选型,选型确定才可确定其布线设计的电性能参数,包括导线电阻、绝缘电阻等。根据电性能参数和厂家提供的设计规则,才可开展布线设计。

布线设计要满足信号完整性和电源完整性原则,信号完整性即指信号无损完整的传输,电源完整性即指供电满足芯片需求。为了做到以上几点,在布线设计首先需要考虑走线导通电阻以及走线间绝缘电阻,可通过设计走线宽度、走线间间距来调整导通电阻和走线间绝缘电阻;其次需要考虑数模信号隔离,可通过采用数字、模拟信号分层或分区域设计实现隔离;同时还需考虑重要信号的屏蔽隔离,可用上下层布线采用地线层进行屏蔽隔离。多层布线示意图如图 5 所示。

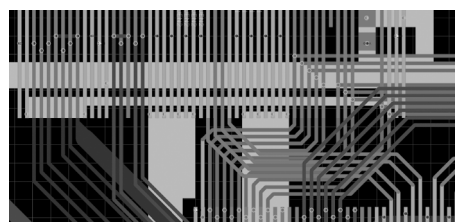


图 5 多层布线示意图

Fig. 5 Multilayer wiring image

在布线设计时对分层进行选择,需考虑框架加工厚度对分层的限制;对键合区域进行设计,需结合具体键合工艺;布线的设计还需满足厂家的加工需求。只有把布线设计和杜瓦具体工艺结合考虑才能使电学框架设计达到设计要求。

#### 5 总结

本文阐述了杜瓦封装结构中电学框架的设计方法,从材料选择开始,再到工艺选择,最终到布线设计,介绍了电学框架设计的全过程。目前在小规模杜瓦结构电学框架设计,其工程应用中多采用单层

氧化铝框架,加工周期短、工艺稳定成熟;在大规模杜瓦结构电学框架设计可采用多层氧化铝、多层氮化铝、PCB 多层电路板等;以上各种选型的电学框架布线设计都要满足信号完整性和电源完整性,且需要符合杜瓦工艺及厂家加工工艺。综合考虑以上各方面才能设计出即满足电学引出需求又满足杜瓦结构要求的电学框架。

#### 参考文献:

- [1] Wang Yulong, Zhang Lei, Properties of the package ceramic substrates of infrared detectors and its application [J]. *Laser & Infrared*, 2018, 48(5): 595 - 600. (in Chinese)  
王玉龙, 张磊, 等. 红外探测器封装陶瓷衬底材料特性及其应用研究 [J]. *激光与红外*, 2018, 48(5): 595 - 600.
- [2] Yang Ye, Zhu Kuizhang, Liu Ting, et al. Packaging technology of infrared detector [J]. *Cryogenics & Superconductivity*, 2010, 38(12): 4 - 8. (in Chinese)  
仰叶, 朱魁章, 刘婷, 等. 红外探测器封装技术 [J]. *低温与超导*, 2010, 38(12): 4 - 8.
- [3] Chen Xiao. The research on the preparation of black alumina substrate used in multilayer layout [D]. Wuhan: Huazhong University of Science & Technology, 2007. (in Chinese)  
陈晓. 多层布线用黑色氧化铝基片制备技术研究 [D]. 武汉: 华中科技大学, 2007.
- [4] Long Le. LTCC substrate and its packaging application [J]. *Electronic & Packaging*, 2006, 6(11): 5 - 9. (in Chinese)  
龙乐. 低温共烧陶瓷基板及其封装应用 [J]. *电子与封装*, 2006, 6(11): 5 - 9.
- [5] Schmid U, Bittner A, Zeilmann C, et al. Investigation on micromachining technologies for the realization of LTC-C devices and systems [C] // SPIE, 2011, 8066: 80661.