

文章编号:1001-5078(2024)06-0915-05

· 激光应用技术 ·

# 基于 MicroBlaze 的激光告警最小处理系统设计

王忆夏, 焦凯强

(中国电子科技集团公司第二十七研究所, 河南 郑州 450046)

**摘要:**为满足激光告警系统高角度分辨率与小型化设计兼容的需求,基于嵌入式系统开发流程,研究了 MicroBlaze 软核处理器的体系结构,设计并实现一个基于 MicroBlaze 软核的激光告警最小处理系统。该设计通过 MicroBlaze 软核搭建微处理器平台,与设备功能所需的外设 IP 核联合完成可编程系统芯片(SOPC)的设计,单片集成处理的设计使得信号流转发生在单个芯片内部,大大提高了数据运算速度与数据交互的实时性。实验结果表明,该系统很好实现了对激光信号的采集、处理,与外部设备串口通信结果符合预期。

**关键词:**激光告警; MicroBlaze; IP 核; SOPC; SDK

中图分类号: TN249; TN977 文献标识码: A DOI: 10.3969/j.issn.1001-5078.2024.06.011

## Minimal processing system design of laser alarm based on MicroBlaze

WANG Yi-xia, JIAO Kai-qiang

(The 27th Research Institute of CETC, Zhengzhou 450046, China)

**Abstract:** In order to meet the design requirements of high angular resolution and miniaturization design of laser alarm system. Based on the embedded system development process, the architecture of MicroBlaze softcore processor was studied, and a minimum laser signal processing system based on MicroBlaze softcore was designed and implemented. The design uses MicroBlaze softcore to build a microprocessor platform, and other peripheral IP cores to complete the design of programmable system-on-chip (SOPC). The design of monolithic integrated processing enables the signal flow to occur inside a chip, which greatly improves the data operation speed and the real-time data interaction. The experimental results show that the system can well realize the acquisition and processing of laser signals, and the communication results with the serial port of external devices meet expectations.

**Keywords:** laser alarm; MicroBlaze; IP core; SOPC; SDK

### 1 引言

武器装备的发展与升级换代对设备的集成度、响应速度有了不同于往的严苛要求,如何实现激光告警设备高集成度及高响应速度成为小型化设计的难点。激光告警设备由前端激光探测电路和后端处理电路组成,激光探测电路将采集到的激光信号完

成光电转换与放大,处理电路完成激光信号的处理与对外通信工作。

依托型号课题,本文研究了 MicroBlaze 软核的体系结构,应用 MicroBlaze 软核处理器代替传统的嵌入式处理器芯片,与硬件算法交互协作实现最小处理系统设计,完成对激光信号采集、处理并与外部

作者简介:王忆夏(1991-),女,硕士,工程师,从事多平台激光告警设备预研、型号产品的研制工作。E-mail: yixia@126.com

收稿日期:2023-11-02;修订日期:2023-12-10

设备进行串口通信。

## 2 系统组成与功能

激光告警系统的组成如图 1 所示。激光告警设备的功能是对激光测距机、激光武器等激光信号进行实时探测、识别和告警。高角度分辨率的要求使得激光告警系统的激光通道数量急增,信号处理难度与运算速度加大,同时需要兼顾数据交互的实时性,给小型化设计带来极大挑战。

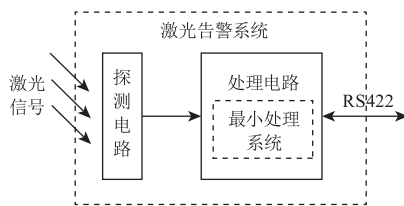


图 1 激光告警系统组成图

Fig. 1 Composition diagram of the laser alarm system

目前激光告警系统的探测电路可以通过采用面阵探测体制实现 128 路激光信号探测集成,满足小型化设计要求。而传统后端处理电路的处理系统设计包括硬件逻辑器件(如 FPGA)与处理器芯片(如单片机、DSP)等多个芯片<sup>[1]</sup>。采用 MicroBlaze 软核可以将嵌入式系统功能内嵌于 FPGA 中,再结合硬件算法部分,实现单片集成处理,省去嵌入式处理器芯片及其外围电路,能够有效缩小硬件电路的尺寸和功耗,实现小型化设计。

## 3 MicroBlaze 软核体系结构

MicroBlaze 是基于 Xilinx 公司 FPGA 的微处理器 IP 核,和其它外设 IP 核一起,可以完成可编程系统芯片(SOPC)的设计<sup>[2]</sup>。MicroBlaze 软核是一种 32 位嵌入式处理器内核,具有独立的 32 位指令和数据总线,它可根据性能需求和逻辑区域成本进行任意裁剪<sup>[3]</sup>。本文所用的版本为 MicroBlaze V11.0,其内部架构如图 2 所示。

MicroBlaze 软核支持的常用总线标准包括 PLB(处理器本地总线)接口、AXI4(先进可扩展)总线接口、高速的 LMB(本地存储器)总线接口、FSL 主从设备接口、XCL(Xilinx 缓存链路)接口、与 MDM(微处理器调试模块)连接的调试接口。其中,PLB 总线和 AXI4 总线作为 IBM CoreConnect 片上总线的标准实现,可将外设 IP 核连接到 MicroBlaze 系统中,常用于访问外设(如存储、GPIO 等设备);LMB

总线是专门用于实现对片上 RAM 块的高速访问;FSL 主从设备接口能将用户自定义的 IP 核与 MicroBlaze 软核内部通用寄存器直接相连。此外, MicroBlaze 软核还拥有专门的调试接口,通过设置参数能够实现特定的处理器功能。

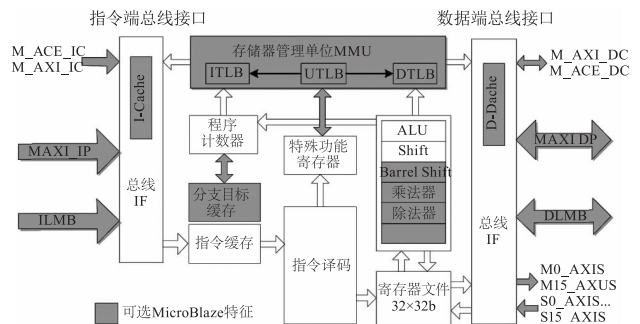


图 2 MicroBlaze 内部架构示意图

Fig. 2 Schematic diagram of the internal architecture of MicroBlaze

## 4 激光信号最小处理系统设计

传统激光告警处理系统主要处理几路或者十几路激光信号,本课题需要处理 128 路激光信号,处理难度大,对处理芯片的资源、IO 口数量及处理性能要求增加,同时要考虑后期国产化需求。Xilinx 公司的 XC7K325T-FFG676 芯片是高性能 FPGA,资源丰富,IO 口数量满足需求,与该芯片主要功能和参数能够兼容的产品目前市场上已有多家公司定型生产,因此激光信号处理硬件电路由一片 XC7K325T-FFG676 芯片与其外围配置电路、供电电路及通信电路组成。

### 4.1 开发流程

本系统是在 Xilinx Vivado Design 2019.1 版本上进行开发的,包括硬件开发和软件开发。Vivado 里集成了 SOPC 的开发环境。硬件开发是指用户将编写的 Verilog 代码进行仿真综合后封装成 IP 核,再将经过仿真验证后满足功能需求的 IP 核与所需的各个模块在 Diagram 平台通过 IP 核的方式进行连接<sup>[4]</sup>,综合后生成 bit 文件,导出硬件到 Xilinx SDK 工具中,完成硬件平台的搭建。软件开发在 Xilinx SDK 中进行,SDK 中有相应 IP 核的设备驱动和应用接口,参考 bsp 数据包中的库函数,可以实现相应功能,根据需要可选择调用 Debug 进行调试。软件开发完成后,将硬件比特流与可执行文件协同生成的配置文件“download.bit”下载到 FPGA 中。整个系统的流

程图如图 3 所示。

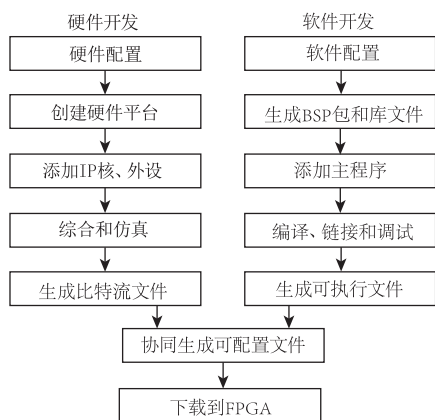


图 3 最小处理系统设计流程图

Fig. 3 Flow chart of minimal processing system design

### 4.2 最小处理系统硬件开发

本系统的功能是对激光信号进行处理,通过串口输出激光信号的方位与类型,硬件平台结构图如图 4 所示。其中 MicroBlaze 软核作为主处理器,主要完成对信号的处理及通信,其他外设 IP 核作为从设备,激光信号预处理模块作为用户自定义 IP 核,完成对激光光信号的识别及抗干扰处理,与 MicroBlaze 通过 AXI4 总线进行数据交互。硬件开发主要包含以下两个部分。

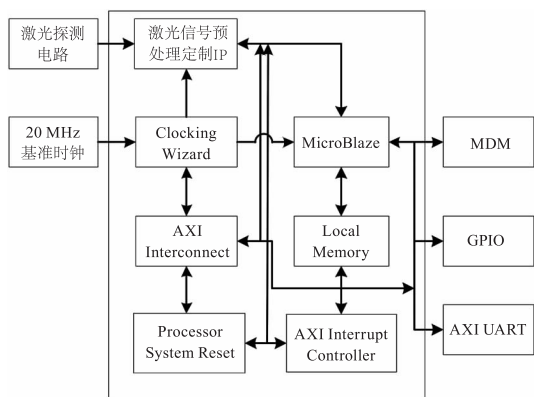


图 4 硬件平台结构图

Fig. 4 Structure diagram of hardware platform

#### 4.2.1 定制激光信号预处理 IP 核

利用 Vivado 里面的 Create and Package New IP 向导进行全新的 IP 核开发。生成向导创建两个模块,一个是与 AXI4 总线进行数据交互的接口模块,实现用户自定义 IP 核能与其他支持 AXI4 总线接口的 IP 核进行数据交互的功能,该部分只需用户根据自定义逻辑的输入/输出做出相应的接

口声明即可;另一个是用户逻辑模块,这部分是用户自定义逻辑代码的地方,只需关注所要实现的功能<sup>[5]</sup>。根据激光信号预处理所实现的功能创建用户逻辑模块,与接口模块联合打包封装成激光信号预处理定制 IP。

#### 4.2.2 创建 MicroBlaze 系统平台

创建好激光信号预处理 IP 核后,将系统所需的 IP 核在 Diagram 平台连接起来,配置各外设的端口与参数,与 xdc 约束文件对整个系统进行综合、布局、布线。至此,硬件平台构建完成。

#### 4.3 片上系统软件开发

片上系统的软件开发包含驱动层和应用层软件开发。MicroBlaze 处理器通过驱动层程序对外部模块进行操作,驱动层程序作为底层基础程序,其开发过程就是驱动层软件开发。硬件开发完成后,SDK 中产生了相应的 BSP,它是基于所建硬件平台的结构和对应的 IP 外设生成的一系列支持帮助文件,根据实际的工程需求,选择相应的应用程序接口函数编写应用层程序。对于用户自己开发的 IP 核,需编写相应的驱动程序,BSP 中创建了与该 IP 核名称相应的头文件和 C 语言文件,用户在这些文件中修改即可完成驱动程序设计<sup>[6]</sup>。

应用层软件即为激光告警处理软件。在驱动层程序基础上编写算法程序,完成整个激光告警的处理工作。激光信号告警软件应用程序设计如图 5 所示。

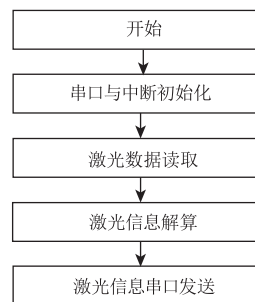


图 5 软件应用程序设计图

Fig. 5 Blueprint of software application

软件首先对串口与中断进行初始化配置,本系统采用 RS422 串口通信,通信速率设置为 115200 bps,无校验位,再通过中断完成对激光信号预处理定制 IP 核中的激光数据采集,采用特定算法对激光数据解算获得激光信号的类型、方位

等信息,根据需要可写入控制数据至激光信号预处理定制 IP 核,最后将激光信息通过 RS422 串口发送出去。串口发送结果可在计算机上通过串口调试助手显示。

代码编写完成后,通过 SDK 中的调试器进行调试,也可联合 Vivado 中的 ChipScope 进行软硬件协同调试。程序编译和连接后生成可执行文件,与硬件设计中生成的下载文件协同生成 FPGA 下载配置文件“download.bit”,将其下载至 FPGA 芯片中。

### 5 功能仿真与测试结果

系统设计采用 3 种激光信号 50 Hz、100 Hz 重频激光与 3 bit 编码激光作为输入信号进行功能仿真。

仿真结果如图 6 所示。

其中,sysclk 为系统时钟 20 MHz,Hor\_Level2\_M1 为 50 Hz 重频激光输入信号,Hor\_Level2\_M3 为 100 Hz 重频激光输入信号,Hor\_Level2\_M6 为 3 bit 编码激光输入信号;P1\_type/P3\_type/P6\_type 为激光信号的类型码,1 代表重频激光,2 代表编码激光。P1\_info/P3\_info/P6\_info 为激光信号的类型信息,当激光类型为重频激光时,该位即为重频激光的频率值,当激光类型为编码激光时,该位为编码激光的编码位数。可以看出,仿真结果表明本设计能够正确解算激光信号的类型与方位信息,实现激光告警功能。

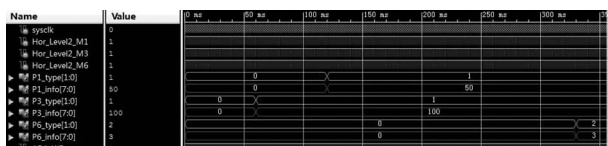


图 6 仿真结果图

Fig. 6 Simulation result plot

“download.bit”下载至 FPGA 后,将激光信号处理板接入激光探测电路中,使用能够发射 50 Hz、100 Hz、3 bit 激光信号的小型激光器对系统进行测试。测试方法为对同一窗口发射三种激光信号,查看计算机中串口调试助手结果,串口输出结果如图 7 所示。这里的报文长度为 14 位,16 进制显示,第 9 位代表激光信号的类型码,23 代表重频激光,41 代表编码激光;第 10 位代表激光信号的类型信息,

当激光类型为重频激光时,该位即为重频激光的频率值,当激光类型为编码激光时,该位为编码激光的编码位数。将报文中的数据换算为十进制可得测试结果分别为 50 Hz 重频、100 Hz 重频与 3 bit 编码激光,本系统设计能够实现对激光信号的采集、处理与串口通信功能。

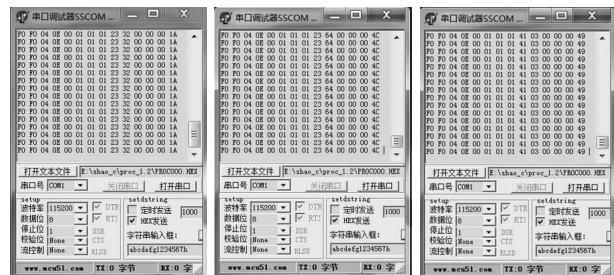


图 7 系统测试结果图

Fig. 7 Map of system test result

### 6 结 语

本文给出一种基于 MicroBlaze 软核的激光告警最小处理系统的完整设计,将传统激光告警处理系统中的多个专用芯片功能集成于一片 FPGA 中,以 MicroBlaze 软核为主处理器,添加相应外设 IP 核及用户定制 IP 核作为外设从设备。通过系统测试,本设计性能可靠,在满足高角度分辨率的条件下降低了系统体积和功耗,符合产品开发的要求,已在具体的项目工程中应用。对于不同的产品设计需求,本系统设计无需更改硬件设计,可通过修改不同的 IP 核或者用户定制 IP 核即可完成设计,提高了开发效率,可移植性高。

### 参考文献:

[1] CAO Junqing, ZHAO Donge, WANG Zhibin, et al. Design and implementation of a grating laserwarning system[J]. Laser & Infrared, 2015, 45(1) : 5 - 8. (in Chinese)  
曹俊卿,赵冬娥,王志斌,等.一种光栅型激光告警系统设计及实现[J].激光与红外. 2015, 45(1) : 5 - 8.

[2] WANG Yufeng, XUBaohua. A design of UART peripheral IP core base on FSL bus[J]. Microcontroller and Embedded System Applications, 2008, (2) : 45 - 47. (in Chinese)  
王玉峰,胥保华.基于 FSL 总线的 UART 外设 IP 核设计[J].单片机与嵌入式系统应用. 2008, (2) : 45 - 47.

- [3] ZANG Ronggang, GU Qiang. SPI controller design based on soft-core processor microBlaze[J]. *Microcontroller and Embedded System Applications*, 2017, (4): 8 - 12. (in Chinese)  
张荣刚, 顾强. MicroBlaze 软核处理器的 SPI 控制器设计[J]. *单片机与嵌入式系统应用*. 2017, (4): 8 - 12.
- [4] CHEN Dongcheng, HU Jingying, LV Weiguo, et al. Design and implementation of multi-interface LCD controller based on IP cores [J]. *Chinese Journal of Liquid Crystals and Displays*, 2017, 32(2): 117 - 123. (in Chinese)  
陈东成, 胡敬营, 吕卫国, 等. 基于 IP 核的多接口 LCD 控制器的设计及实现[J]. *液晶与显示*, 2017, 32(2): 117 - 123.
- [5] HE Chunzhi, XIA Yinshui, WANG Lunyao. Design of UART IP cores and their FPGA implementation [J]. *Journal of Zhejiang University*, 2012, 39(5): 535 - 537. (in Chinese)  
贺春之, 夏银水, 王伦耀. UART IP 核的设计及其 FPGA 实现[J]. *浙江大学学报*, 2012, 39(5): 535 - 537.
- [6] ZHAO Wanliang, ZHAO Jun, LIU Shengzhong, et al. A design of reaction flywheel controller based on MicroBlaze softcore [J]. *Shanghai Aerospace*, 2010, 27(3): 60 - 64. (in Chinese)  
赵万良, 赵俊, 刘胜忠, 等. 基于 MicroBlaze 软核的反作用飞轮控制器设计[J]. *上海航天*, 2010, 27(3): 60 - 64.