文章编号:1001-5078(2024)07-1076-05

· 红外材料与器件 ·

# 红外探测器电极设计

龚志红,甘玉梅,刘 森,李忠贺,张 磊 (华北光电技术研究所,北京100015)

**摘 要:**针对红外探测器芯片使用的电极体系展开了调研,虽然国内、外很多红外探测器生产 厂商、科研院所都公布了各自的电极体系,但是对于电极的设计很少有人提及,对于电极体系 中各层薄膜的厚度设计更是鲜见。本文通过对常用电极材料的物理特性分析,设计了一种电 极体系。验证试验结果表明这种电极体系未对器件性能造成影响,可以满足器件的可靠性 要求。

关键词:IRFPA;电极材料;物理特性;厚度

中图分类号:TN215:TN29 文献标识码:A

**DOI**:10.3969/j.issn.1001-5078.2024.07.011

# Infrared detector electrode design

GONG Zhi-hong, GAN Yu-mei, LIU Sen, LI Zhong-he, ZHANG Lei

(North China Research Institute of Electro-Optics, Beijing 100015 China)

Abstract: In this paper, the PAD used in infrared detector chips is investigated. Although many domestic and foreign infrared detector manufacturers, research institutes have published their own electrode system, but for the design of the electrode is rarely mentioned, for the electrode system of the thickness of each layer of the film design is even rarer. An electrode system is designed by analyzing the physical properties of commonly used electrode materials and the validation test results show that this electrode system does not affect the performance of the device and can meet the reliability requirements of the device.

Keywords: IRFPA; PAD; physical properties; thickness

# 1 引 言

制冷型红外探测器(以下简称探测器)是各类 整机系统寻找目标的核心部件,相当于整机系统的 "眼睛",是目前红外技术发展的一个重要方向,被 广泛的应用于航空、航天、安防等领域<sup>[1-3]</sup>。

探测器芯片最为红外探测器的核心元器件,是 由光敏二极管阵列和读出电路通过高纯铟(焊料) 进行倒装焊接制备而成,其本质是对光敏二极管阵 列(以下简称芯片)和读出电路进行焊接工艺。在 焊接工艺设计中,被焊接产品的表面状态对焊接效 果起到了至关重要的作用,因此探测器芯片的电极 设计对探测器的工作状态也起到了关键作用。

比利时的 Merken 等报道了 Cr-Au 体系的应用, 英国的 YingtaoTian 等报道了 Ti-Cu 体系的应用,美 国新墨西哥州立大学的 H. S. Kim 等报道了 Ti-Ni-Au 体系在超晶格体系中的应用。中国电科 13 所的 杨孟丽等报道了 Ti-Au 金属化体系的应用,中科院 光电技术研究所的黄秋萍等报道了 Ti-Pt-Au 体系的 应用<sup>[4-8]</sup>。

根据上述调研情况,当前红外探测器的金属化

体系主要包含 Cr-Au 体系、Ti-Au 体系、Ti-Ni-Au 体系、Ti-Pt-Au 体系几种,但是各文献中均未提及金属 化体系各层材料的选用原则和厚度的设计原则。

本文按照传统钎焊的设计原则,对芯片芯片电 极开展设计分析,确定了电极体系的构成及各层厚 度,并进行了流片验证和可靠性试验。

#### 2 电极设计

2.1 电极设计原理

探测器芯片的电极的作用是:1)与探测器芯片 产生良好的欧姆接触;2)与焊料能够形成良好的焊 点;3)能够对探测器芯片起到保护作用,防止焊料 或其他元素污染。因此电极体系一般分为三个功能 层,分别为上黏附层、下黏附层和阻挡层<sup>[9]</sup>,上黏附 层的主要作用是与芯片形成良好的欧姆接触;下黏 附层的主要作用是保护阻挡层,并与焊料(高纯 In) 有良好的浸润性;阻挡层的主要作用是阻止焊料进 一步向上黏附层扩散。探测器芯片的工作温度为 80K 左右,需要保证电极设计的热适配性,在电极体 系各层设计时应考虑材料厚度对温度应力的影响; 倒装焊接使用的焊料为高纯铟,需要保证电极与高 纯铟之间的焊接性。

综合上述设计原理,芯片的电极设计包含的内容主要有:1)电极各层材料的选择;2)电极各层厚度设计。

- 2.2 电极体系设计过程
- 2.2.1 上黏附层设计

1)材料选择

上黏附层材料选择的原则:与芯片材料(InSb、 MCT等)的热膨胀系数(5.0 ppm)最接近,具有较低 的弹性模量,与芯片材料浸润性较好。常用的上黏 附层材料物理特性如表1<sup>[9]</sup>所示,其中:W金属的热 膨胀系数与芯片的热膨胀系数最为接近,W材料也 是Si基半导体芯片最常用的电极材料,但是W材 料的熔点非常高,在进行膜层制备工艺时,需要较大 的功率输入,容易对芯片会造成不可逆的损伤 (InSb、MCT等熔点低所致,Si材料熔点高不存在此 问题)。Ti金属的热膨胀系数最高,其弹性模量比 其他三种低,但电阻率最高。V金属的热膨胀系数 较高,电阻率相对较高,其弹性模量较低。Cr金属 的热膨胀系数与芯片的热膨胀系数较为接近,电阻 率相对较低,但是其弹性模量较大。

综合上述 4 种材料的物理特性,首先可以排除 的是 W 金属。在 Cr、Ti、V 三种金属中,从热膨胀系 数匹配角度应选择 Cr 金属,从弹性模量(应力传 递)角度应选择 Ti 金属,从电阻率角度应选择 Cr 金 属。在上述三个因素中,Cr 金属有两个因素排第 一,因此笔者更倾向于选择 Cr 金属,但是 Cr 金属硬 度最大,需要考虑适当的设计方法降低其硬度。

表1 常用上黏附层金属的物理性能对比

Tab. 1 Comparison of physical properties of commonly

used adhesion layer metals

金属	周期表	熔点	热膨胀系数/ ppm	弹性模量/ GPa	电阻率
Cr	VI B – 4	1907	6.7	279	12.9
Ti	IV B – 4	1670	8.5	105 ~ 109	42
V	V B – 4	1910	8	133 ~ 147	25
W	VI B – 6	3414	4.5	344	5. 56

2) 膜层厚度设计

为了降低 Cr 金属高弹性模量带来的影响,需要 降低金属层的厚度,充分利用超薄材料的尺寸效应, 以降低 80 K 左右的低温环境带来的温度应力。结 合实际工程经验,最终选择的膜层厚度参考了硅半 导体器件中阻挡层的 23 nm 的厚度<sup>[10]</sup>。

2.2.2 下黏附层设计

下黏附的选材相对较为简单,只需要选择易于 焊接、导电性能良好、不易氧化的 Au 金属即可。使 用高纯铟材料作为焊料时,下黏附层与高纯铟直接 接触,会产生金属间化合物。金属间化合物一般表 现为脆硬性,不利于探测器芯片的长期可靠性。对 于金属间化合物的控制,常规焊接要求为金层厚度 低于1 µm<sup>[9]</sup>,但是在倒装互联时,由于高纯铟焊料 的总量较少(一般厚度在 8~15 µm 范围,约为常规 钎焊焊缝的 1/20),需要进一步降低金层的厚度。

为了确定镀金层的厚度,本文开展了验证试验, 分别使用 100 nm 和 300 nm 的金层厚度制备电极, 然后采用离子束刻蚀的方法在扫面电镜下观察金属 件化合物的生长情况。如图 1、图 2 所示,可以看出 100 nm 厚的 Au 层生成了少量的金属间化合物,基 本上不会对焊接效果造成影响。而 300 nm 厚的 Au 层在焊点内生成了大量的金属间化合物,导致焊缝 存在大量的空洞,基于金属间化合物的脆硬性,像元 在 80 K 环境下工作时容易发生断开,造成焊点失 效。同时金属间化合物的生成会导致材料的晶体体 积发生变化,进而导致芯片的受力情况发生变化。 金的晶格体积为 18.145, In 的晶格体积为 27.478, 金属间化合物 AuIn<sub>2</sub> 的晶格体积为 74.96。根据上 述参数计算,当 AuIn<sub>2</sub> 生成时,带来的体积膨胀为 2.5%,对光敏元带来压力。同时,焊点中存在大量 的金属间化合物不利于铟凸点连接的可靠性。

综合上述分析和试验情况,最终确定的下粘附 层(镀金层)厚度为100 nm。



图 1 100 nm 厚的镀金层金属间化合物分布情况 Fig. 1 The distribution of the IMC at the thickness of 100 nm



图 2 300 nm 厚的镀金层焊点内金属间化合物的分布情况 Fig. 2 The distribution of the IMC at the thickness of 300 nm

#### 2.2.3 阻挡层的设计

1)材料设计

阻挡层一方面要阻止上黏附层扩散到下黏附层 层形成氧化物,造成焊接性变差;一方面要阻挡焊料 及其金属间化合物扩散到上黏附层形成断层(主要 原因是焊料与上粘附层不润湿,无法形成可靠连 接);另一方面其焊接性要较好;因此过渡层的选择 特别重要。常用的过渡层金属有 Pt、Ni、Cu 等,也有 用合金膜的。从热膨胀系数看,Pt 最好,且焊接难 度低。Ni 的焊接难度高,且热膨胀系数较大。Cu 的热膨胀系数最大,焊接难度低。对于元素的阻挡 性,本文主要借鉴了《钎焊手册》中 Pt、Ni、Cu 三种 金属在熔融的铅锡焊料中溶解速度<sup>[10]</sup>。其中:Pt 在 371 ℃下溶解速度为0.021 μm/s;Ni 在 371 ℃下溶 解速度为0.043 μm/s;Cu 在 371 ℃下溶解速度为 1.56 μm/s。虽然上述三种金属在铅锡焊料中溶解 速度不同于在高纯铟焊料中的溶解速度,但是从金 属的活性分析,三种金属的阻挡性排序不会发生变 化,因此 Pt 金属的阻挡性最佳。

表2 常用阻挡层金属的物理性能对比

Tab. 2 Comparison of the physical properties of commonly used barrier layer metals

金属	周期表	熔点	热膨胀系数 /ppm	弹性模量 /GPa	电阻率	焊接 难度
Pt	V <b>I</b> IB – 6	1768	9	169	10.6	很好
Ni	V <b>∭</b> B – 4	1455	13	207	6.84	不容易
Cu	I B – 4	1084	16.7	119	1.72	很好

#### 2) 膜层厚度设计

虽然 Pt 的弹性模量不大,硬度也不大,但是其 热膨胀系数超过光敏元材料近1倍,在低温工作时 也会带来较大的温度应力,也应该尽量降低其厚度。 结合实际工程经验,最终选择的膜层厚度同样参考 了硅半导体器件中提及的23 nm 的厚度。

#### 2.3 小 结

通过上述设计过程,最终确定了一种 Cr-Pt-Au 金属化体系,各层厚度分别为 23 nm、23 nm、 100 nm,总厚度为146nm。

#### 3 效果验证及分析

按照上述金属化体系制备探测器,对探测器开 展了温度冲击试验(考核探测器长时间工作)和长 时间烘烤试验(考核探测器长时间贮存)。

### 3.1 温度冲击试验

试验条件:使用 J - T 制冷器作为制冷源,降温 时间为2 min(77 K),到温后保持5 min,然后停止 制冷恢复常温1h,总计进行10000个循环。试验前 后探测器的性能指标如表3 所示,可以看出探测器 的性能基本未发生变化。

使用本文设计的金属化体系制备的探测器在经历 10000 个循环的温度冲击后,像元的平均输出电压基本未发生变化,这说明器件的 I-V 特性基本未

发生变化。器件 I-V 特性变化主要与探测器芯片界 面元素扩散、界面化学键的生成与断开、温度冲击带 来的温度应力等多种因素相关(在此不详述)。探 测器芯片在低温下(77 K),其界面元素扩散速度将 大幅降低(参照元素扩散速度模型),但是温度应力 水平将大幅增加。通过该试验,可以说明探测器芯 片可以耐受反复温度冲击带来的应力,可以保证探 测器的长时间工作。

#### 表3 温度冲击前后探测器性能对比

Tab. 3 The performance of the IRFPA beforce

and af	ter t	the	temperature	shock
--------	-------	-----	-------------	-------

项目	初始	10000 次后
盲元数/个	29	29
平均峰值响应率/(V・W <sup>-1</sup> )	9.88 $\times 10^{8}$	9. 78 $\times 10^{8}$
平均峰值探测率/(cm・Hz <sup>1/2</sup> ・W <sup>-1</sup> )	2. $60 \times 10^{11}$	2. 53 × 10 <sup>11</sup>
平均输出电压/V	3. 336	3. 340
电平图		

## 3.2 长时间温度烘烤试验

试验条件:将探测器置入 90 ℃烘箱中,每周进 行一次产品测试。试验前后探测器的性能指标如表 4 所示,探测器的 20 ℃黑体输出电压变化情况如图 3 所示,可以看出探测器在经受 33 周(5500 h)的烘 烤后,探测器的性能基本未发生变化。



使用本文设计的金属化体系制备的探测器在 经历23周的烘烤试验后,像元的平均输出电压未 发生变化,这说明探测器芯片的 I-V 特性基本未发 生变化。而器件 I-V 特性变化主要与探测器芯片 界面元素扩散、界面化学键的生成与断开、烘烤带 来的温度应力等多种因素相关(在此不详述)。高 温烘烤试验主要影响探测器芯片内元素的扩散, 界面化学键的生成与断开,其带来的温度应力较 低。通过该试验,可以说明探测器在烘烤后芯片 的界面状态一直处于稳定状态,高温烘烤带来的 元素迁移、化学键变化未对芯片 I-V 特性造成影 响。通过该试验,可以说明探测器芯片可以耐受 长时间高温烘烤,可以保证探测器的长时间 贮存。

#### 表4 烘烤前后探测器性能对比

Tab. 4 the performance of the IRFPA beforce and

after the high temperature storage

项目	初始	33 周后
盲元数/个	8	9
平均峰值响应率/(V・W <sup>-1</sup> )	9. 52 × $10^8$	9.63 × $10^8$
平均峰值探测率/(cm・Hz <sup>1/2</sup> ・W <sup>-1</sup> )	2. $41 \times 10^{11}$	2. 59 × $10^{11}$
电平图		

# 4 结 论

本文依据常规低温钎焊的设计要求,按照红外 探测器芯片的设计、工艺和使用条件,对电极体系的 材料选择、厚度选择进行了设计分析和试验验证,最 终确定了一种 Cr-Pt-Au(厚度分别为23 nm,23 nm, 100 nm)的电极体系。电极设计过程中,上黏附层 选材是在常规半导体要求基础上考虑了热膨胀系数 和弹性模量两个方面的因素,同时为了降低温度应 力应尽可能降低其厚度;阻挡层选材应考虑材料的 阻挡性、焊接性,同时为了降低温度应力应尽可能降 低其厚度;下黏附层镀金层的厚度需要进行控制。 经过试验验证,该电极体系可以满足红外探测器的 长期使用和贮存条件。倒装焊接作为一种最常用半 导体器件的半导体工艺,其工艺本质是一种低温钎 焊工艺,在进行倒装焊设计时,应充分考虑低温钎焊 设计要求。

# 参考文献:

- Maurer T, WilsonDL, Smith SR, et al. Search and detection comparing midwave and longwaveiafared [J]. Optical Engineering, 2009, 48 (11):933 956.
- [2] Rogalski A. Infareddetectors: an overview [J]. Infrared Physics & Technology, 2002, 43(3):187 - 210.
- [3] Rogalski A. Third-generation infrared photo detectors[J].Optical Engineering, 2003, 42(12):3498 3516.
- [4] Merken P, John J, et al. Technology for very dense hybrid detector arrays using electroplated indium solderbumps
   [J]. IEEE Transacitions on Advanced Packaging, 2003, 26(1):60-64.
- [5] Tian Yingtao, Liu Changing, David Hutt, et al. Electrodeposition of indium for bump bonding[C]//Electronic Components and Technology Conference, 2008:2096 – 2100.
- [6] Kim H S, Plis E, et al. Improved performance of InAs/ GaSb strained layer superlattice detectors with SU-8 passivation[J]. SPIE,2009,7467:1-9.

[7] Yang Mengli, Feng Zhen. Fabrication of in bump for 128
× 128 QW infrared photodetector attay[J]. Nanoelectronic Device & Technology, 2006, 11(4): 512 - 514. (in Chinese)
杨孟丽,冯震. 128×128 GaAs 量子阱红外焦平面探测

器阵列铟柱制备[J]. 纳米器件与技术,2006,11(4): 512-514.

- [8] Huagn Qiuping, Wang Dongliang, et al. Analysis of the phenomenon of falling off of indium bumps from substrate during reflow process [C]//2010 11th International Conference on Electronic Packaging Technology & High Density Packaging, 2010:267 - 270.
- [9] Zhang Qiyun, Zhuang Hongshou. Brazing and soleering manual[M]. Beijing: China Machine Press, 2008:434 444. (in Chinese)
  张启运,庄鸿寿. 钎焊手册[M]. 北京:机械工业出版 社,2008:434-444.
- [10] Michale Quirk, Julian Serda. Semiconductor manufacturing technology[M]. Beijing: China Publishing House of Electronics Industry, 2015:277 - 305.